PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-296435

(43)Date of publication of application : 09.10.2002

---

(51)Int.Cl. G02B 6/122
H05K 1/02
H05K 1/14
H05K 1/18
H05K 3/46

---

(21)Application number : 2001-373369 (71)Applicant : IBIDEN CO LTD

(22)Date of filing : 06.12.2001 (72)Inventor : ASAI MOTOO

---

(30)Priority
Priority number : 2000371882
Priority date : 06.12.2000
Priority country : JP

---

(54) DEVICE FOR OPTICAL COMMUNICATION

(57)Abstract:
PROBLEM TO BE SOLVED: To provide a device for optical communication which has low connection loss between mounted optical components and has

excellent connection reliability.

SOLUTION: In the device for optical communication consisting of a substrate for mounting an integrated circuit chip and a multilayer printed circuit board, a light receiving element and a light emitting element are mounted at the side of the board for mounting the integrated circuit chip opposed to the multilayer printed circuit board so that the light receiving part and the light emitting part are exposed, respectively. An optical waveguide is formed at the side of the multilayer printed circuit board opposed to the substrate for mounting the integrated circuit chip. An optical signal is transmitted through the optical waveguide and the light receiving element or the light emitting element.

LEGAL STATUS [Date of request for examination] 10.11.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3771169

[Date of registration] 17.02.2006

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

CLAIMS

[Claim(s)]

[Claim 1] It is the device for optical communication which consists of a substrate for IC chip mounting, and a multilayer printed wiring board. To said substrate for IC chip mounting A photo detector and a light emitting device are mounted so that a light sensing portion and a light-emitting part may be exposed to said multilayer printed wiring board and the side which counters, respectively. To said multilayer printed wiring board The device for optical communication characterized by being constituted so that optical waveguide may be formed in said substrate for IC chip mounting, and the side which counters and a lightwave signal can be transmitted through said optical waveguide, and said photo detector or said light emitting device.

[Claim 2] said substrate for IC chip mounting -- a substrate top -- a conductor -- the conductor with which laminating formation was carried out and said substrate of the resin insulating layer [a circuit and] between layers was pinched -- the conductor with which the through hole connected and circuits sandwiched said resin insulating layer between layers -- the device for optical communication according to claim 1 to which circuits are connected by the Bahia hall.

[Claim 3] said multilayer printed wiring board -- a substrate top -- a conductor -- the conductor with which laminating formation was carried out and said substrate of the resin insulating layer [a circuit and] between layers was pinched -- the conductor with which the through hole connected and circuits sandwiched said resin insulating layer between layers -- the device for optical communication according to claim 1 or 2 to which circuits are connected by the Bahia hall.

[Claim 4] Said substrate for IC chip mounting and said multilayer printed wiring board are a device for optical communication given in any 1 of claims 1-3 in which the solder bump is formed in order to transmit an electrical signal.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the device for optical communication.

[0002] In recent years, attentions have gathered for the optical fiber focusing on the communication link field. In especially IT (information technology) field, the communication technology which used the optical fiber for maintenance of the high-speed Internet network is needed. In the communication system using the optical fiber which has the descriptions, such as ** low loss, ** high bandwidth, ** narrow diameter and a light weight, no ** guiding, and ** saving resources, and has this description, compared with the communication system using the conventional metallic cable, the number of repeaters can be reduced sharply, construction and maintenance become easy, and an optical fiber can attain economization of communication system, and high-reliability-ization.

[0003] Moreover, since an optical fiber can multiplex the light of the wavelength from which not only the light of one wavelength but many differ to coincidence with one optical fiber, it can realize the transmission line of the large capacity which can respond to various applications, and can respond to image service etc.

[0004] Then, in network communication, such as such the Internet, using the optical communication using an optical fiber not only for the communication link of a backbone but for the communication link with a backbone and terminal equipments (a personal computer, mobile one, game, etc.) and the communication link of terminal equipments is proposed. Thus, when using optical communication for the communication link with a backbone and a terminal equipment etc., it is necessary to attach the device for optical communication in a terminal equipment, and what was equipped with optics which process the optical waveguide which transmits a lightwave signal to a substrate, and a lightwave signal, such as a photo detector and a light emitting device, as a device for optical communication is proposed.

[0005]

[Problem(s) to be Solved by the Invention] However, the conventional device for optical communication was not enough satisfactory in respect of connection dependability. This is considered to be because for the low connection loss in the factor for attaining the optical communication which is excellent in connection dependability, i.e., the connection between optics, (for example, connection with connection between an optical fiber and optical waveguide, optical waveguide and a photo detector, or a light emitting device) to fully have not been securable.

[0006]

[Means for Solving the Problem] Then, in order to secure low connection loss in connection between optics, as a result of inquiring wholeheartedly, in case this invention persons mounted an optic on a substrate and/or in a substrate, they hit on an idea for each optic to be mounted in a position, namely, for low connection loss to be secured by losing location gap of each optic, and completed the device for optical communication of this invention which consists of the following configuration.

[0007] The device for optical communication of this invention is a device for optical communication which consists of a substrate for IC chip mounting, and a multilayer printed wiring board. Namely, to the above-mentioned substrate for IC chip mounting A photo detector and a light emitting device are mounted so that a light sensing portion and a light-emitting part may be exposed to the above-mentioned multilayer printed wiring board and the side which counters, respectively. To the above-mentioned multilayer printed wiring board Optical waveguide is formed in the above-mentioned substrate for IC chip mounting, and the side which counters, and it is characterized by being constituted so that a lightwave signal can be transmitted through the above-mentioned optical waveguide, and the above-mentioned photo detector or the above-mentioned light emitting device.

[0008] In the device for optical communication of this invention moreover, the above-mentioned substrate for IC chip mounting Circuits are connected by the through hole. a substrate top -- a conductor -- the conductor with which laminating formation was carried out and the above-mentioned substrate of the resin insulating layer [a circuit and] between layers was pinched -- It is desirable for circuits to be connected by the Bahia hall. the conductor which sandwiched the above-mentioned resin insulating layer between layers -- the above-mentioned multilayer printed wiring board a substrate top -- a conductor -- the conductor with which laminating formation was carried out and the above-mentioned substrate of the resin insulating layer [a circuit and] between layers was pinched -- the conductor with which the through hole connected and circuits sandwiched the above-mentioned resin insulating layer between layers -- it is desirable for circuits to be connected by the Bahia hall. Moreover, in the device for optical communication of this invention, in order to transmit an electrical signal, as for the above-mentioned substrate for IC chip mounting, and the above-mentioned multilayer printed wiring board, it is desirable to form the solder bump.

[0009]

[Embodiment of the Invention] Hereafter, the device for optical

communication of this invention is explained. The device for optical communication of this invention is a device for optical communication which consists of a substrate for IC chip mounting, and a multilayer printed wiring board. To the above-mentioned substrate for IC chip mounting A photo detector and a light emitting device are mounted so that a light sensing portion and a light-emitting part may be exposed to the above-mentioned multilayer printed wiring board and the side which counters, respectively. To the above-mentioned multilayer printed wiring board Optical waveguide is formed in the above-mentioned substrate for IC chip mounting, and the side which counters, and it is characterized by being constituted so that a lightwave signal can be transmitted through the above-mentioned optical waveguide, and the above-mentioned photo detector or the above-mentioned light emitting device.

[0010] Since the device for optical communication of this invention consists of a substrate for IC chip mounting with which the photo detector and the light emitting device were mounted in the position, and a multilayer printed wiring board with which optical waveguide was formed in the position, its connection loss between the mounted optics is low, and excellent in connection dependability as a device for optical communication.

[0011] Moreover, in the device for optical communication of this invention, when coming to connect the above-mentioned substrate for IC chip mounting, and the above-mentioned multilayer printed wiring board through a solder bump, both can be more certainly stationed to a position according to the self-alignment operation which solder has. In addition, in order that, as for a self-alignment operation, a solder resist layer may crawl solder, solder says the operation to which it is going to exist in a stable configuration by near the center of opening for solder bump formation with the fluidity which self has at the time of reflow processing. Though location gap has occurred to both in front of a reflow in case the above-mentioned substrate for IC chip mounting is connected on the above-mentioned multilayer printed wiring board through the above-mentioned solder bump when this self-alignment operation is used, the above-mentioned substrate for IC chip mounting can move at the time of a reflow, and this substrate for IC chip mounting can be attached in the exact location on the above-mentioned multilayer printed wiring board. therefore, if it is alike, respectively and optics, such as a photo detector, a light emitting device, and optical waveguide, are attached in the exact location, the device for optical communication which is excellent in connection dependability can be manufactured by [of the above-mentioned substrate for IC chip mounting, and the above-mentioned multilayer printed

wiring board] connecting the above-mentioned substrate for IC chip mounting on the above-mentioned multilayer printed wiring board through a solder bump.

[0012] The photo detector and the light emitting device are mounted so that a light sensing portion and a light-emitting part may expose the substrate for IC chip mounting which constitutes the above-mentioned device for optical communication to the above-mentioned multilayer printed wiring board and the side which counters, respectively. As the above-mentioned photo detector, PD (photodiode), APD (avalanche photodiode), etc. are mentioned, for example. What is necessary is just to use these properly suitably in consideration of the configuration of the above-mentioned device for optical communication, demand characteristics, etc. Si, germanium, InGaAs, etc. are mentioned as an ingredient of the above-mentioned photo detector. In these, a point to InGaAs which is excellent in light-receiving sensibility is desirable.

[0013] As the above-mentioned light emitting device, LD (semiconductor laser), DFB-LD (distribution feedback mold-semiconductor laser), LED (light emitting diode), etc. are mentioned, for example. What is necessary is just to use these properly suitably in consideration of a configuration, demand characteristics, etc. of the above-mentioned device for optical communication.

[0014] As an ingredient of the above-mentioned light emitting device, a gallium, arsenic and the compound (GaAsP) of Lynn, a gallium, aluminum and the compound (GaAlAs) of arsenic, a gallium and the compound (GaAs) of arsenic, an indium, a gallium and the compound (InGaAs) of arsenic, an indium, a gallium, arsenic, the compound (InGaAsP) of Lynn, etc. are mentioned. That what is necessary is just to use these properly in consideration of communication link wavelength, when communication link wavelength is 0.85-micrometer band, GaAlAs can be used, and in the case of 1.3-micrometer band or 1.55-micrometer band, communication link wavelength can use InGaAs and InGaAsP. Moreover, as for the above-mentioned substrate for IC chip mounting, it is desirable to form the solder bump for transmitting an electrical signal. Thereby, it is because an electrical signal can be transmitted between external electronic parts.

[0015] Moreover, optical waveguide is formed in the side which the multilayer printed wiring board which constitutes the above-mentioned device for optical communication counters with the above-mentioned substrate for IC chip mounting. Therefore, a lightwave signal can be transmitted through optical waveguide.

[0016] As an ingredient of the above-mentioned optical waveguide, quartz

glass, a compound semiconductor, a polymer ingredient, etc. are mentioned, for example. In these, while excelling in workability, it excels in adhesion with the resin insulating layer between layers of a multilayer printed wiring board, and the point which is low cost to a polymer is desirable.

[0017] As the above-mentioned polymer ingredient, a well-known thing can be used conventionally, and, specifically, the polymer manufactured from silicone resin; benz-cyclo-butene, such as polyimide resin; epoxy resin;UV hardenability epoxy resin; deuteration silicone resin, such as acrylic resin; fluorination polyimide, such as PMMA (polymethylmethacrylate), Deuteration PMMA, and heavy hydrogen fluorination PMMA, is mentioned.

[0018] Moreover, the thickness of the above-mentioned optical waveguide has desirable 5-50 micrometers, and the width of face has desirable 1-50 micrometers. In the above-mentioned multilayer printed wiring board, it is desirable for the optical waveguide formed in the location which counters the photo detector of the substrate for IC chip mounting, and the optical waveguide formed in the location which counters the light emitting device of the substrate for IC chip mounting to be what consists of the same ingredient. Moreover, it is desirable to form the optical-path conversion mirror in the above-mentioned optical waveguide. By forming an optical-path conversion mirror, it is because it is possible to change an optical path into a desired include angle. Formation of the above-mentioned optical-path conversion mirror can be performed by carrying out grinding of the end of optical waveguide so that it may mention later. Moreover, as for the above-mentioned multilayer printed wiring board, it is desirable to form the solder bump for transmitting an electrical signal. Thereby, it is because an electrical signal can be transmitted between external electronic parts.

[0019] Moreover, in the device for optical communication of this invention, the above-mentioned substrate for IC chip mounting and a multilayer printed wiring board are arranged so that the above-mentioned photo detector and the above-mentioned light emitting device, and the above-mentioned optical waveguide may counter, and they are constituted so that a lightwave signal can be transmitted through the above-mentioned photo detector or the above-mentioned light emitting device, and the above-mentioned optical waveguide.

[0020] Specifically, both can be stationed by connecting through a solder bump to the position which the above-mentioned photo detector and the above-mentioned light emitting device, and the above-mentioned optical waveguide counter. It is because a self-alignment operation of solder can be used.

[0021] An example of the operation gestalt of the device for optical communication which consists of the above-mentioned configuration hereafter is explained referring to a drawing. Drawing 1 is the sectional view showing typically 1 operation gestalt of the device for optical communication of this invention. In addition, the device for optical communication in the condition that IC chip was mounted is shown in drawing 1 .

[0022] As shown in drawing 1 , the device 150 for optical communication consists of the substrates 120 for IC chip mounting and multilayer printed wiring boards 100 which mounted the IC chip 140, and the substrate 120 for IC chip mounting and the multilayer printed wiring board 100 are electrically connected through the solder connection 141.

[0023] the mounting substrate 120 for IC chip -- both sides of a substrate 121 -- a conductor -- the conductor with which laminating formation was carried out and the substrate 121 of the resin insulating layer [a circuit 124 (124a, 124b) and] 122 between layers was pinched -- the conductor which sandwiched circuits and the resin insulating layer 122 between layers -- circuits are electrically connected by the through hole 129 (129a, 129b) and the Bahia hall 127 (127a, 127b, 127c, 127d), respectively. Moreover, the solder resist layer 134 equipped with the solder bump is formed in the outermost layer of the mounting substrate 120 for IC chip, in addition the outermost layer of a multilayer printed wiring board 100 and the side which counters equips it with the photo detector 138 and the light emitting device 139 so that light sensing portion 138a and light-emitting part 139a may be exposed, respectively.

[0024] a multilayer printed wiring board 100 -- both sides of a substrate 101 -- a conductor -- the conductor with which laminating formation was carried out and the substrate 101 of the resin insulating layer [a circuit 104 and] 102 between layers was pinched -- the conductor which sandwiched circuits and the resin insulating layer 102 between layers -- circuits are electrically connected by the through hole 109 and the Bahia hall 107, respectively. Moreover, while the solder resist layer 114 equipped with the opening 111 for optical paths and a solder bump is formed, the optical waveguide 118 (118a, 118b) equipped with the optical conversion mirror 119 (119a, 119b) directly under [for optical paths] opening 111 (111a, 111b) is formed in the mounting substrate 120 for IC chip of a multilayer printed wiring board 100, and the outermost layer of the side which counters.

[0025] In the device 150 for optical communication which consists of such a configuration The lightwave signal sent from the outside through an optical fiber (not shown) is introduced into optical waveguide 118a. After

being sent to the photo detector 138 (light sensing portion 138a) through optical-path conversion mirror 119a and opening 111a for optical paths, it changes into an electrical signal by the photo detector 138 -- having -- further -- conductive layer 142a- a conductor -- it will be sent to the IC chip 140 through circuit 124a-Bahia hall 127a-through hole 129a-Bahia hall 127b-solder connection 143a.

[0026] Moreover, the electrical signal sent out from the IC chip 140 solder connection 143b-Bahia hall 127c-through hole 129b-Bahia hall 127d- a conductor, after being sent to a light emitting device 139 through circuit 124b-conductive layer 142b it changes into a lightwave signal by the light emitting device 139 -- having -- this lightwave signal -- opening from light emitting device 139 (light-emitting part 139a) 111for optical paths b -- and it conversion mirror [optical] 119b minds, is introduced into optical waveguide 118b, and is delivery outside as a lightwave signal through an optical fiber (not shown) further -- it will be carried out.

[0027] In the device for optical communication of this invention, since light / electrical signal conversion is performed, the transmission distance of an electrical signal is short and can respond to a high-speed communication link more in the location near the inside of the substrate for IC chip mounting, i.e., IC chip. moreover, the electrical signal sent out from IC chip is delivery outside through an optical fiber, after being changed into a lightwave signal, as mentioned above -- it is not only carried out, but it sends to a multilayer printed wiring board through a solder bump -- having -- the conductor of this multilayer printed wiring board -- it will be sent to electronic parts, such as other IC chips mounted in the multilayer printed wiring board, through a circuit (the Bahia hall and a through hole are included).

[0028] Next, how to manufacture the device for optical communication of this invention is explained. the photo detector of the substrate for IC chip mounting after the above-mentioned device for optical communication manufactures separately for example, the substrate for IC chip mounting, and a multilayer printed wiring board and a light emitting device, and the conductor of a multilayer printed wiring board -- both are stationed so that a circuit may counter, and further, solder bumps are connected by reflow processing, adjusting both location, and it manufactures by forming a solder connection. Therefore, suppose that the manufacture approach of the substrate for IC chip mounting and the manufacture approach of a multilayer printed wiring board are explained separately, and how to connect both is explained after that first here.

[0029] First, the manufacture approach of the substrate for IC chip mounting

is explained.
(1) an insulating substrate -- a start ingredient -- carrying out -- first -- this insulating substrate top -- a conductor -- form a circuit. As the above-mentioned insulating substrate, a glass epoxy group plate, a polyester substrate, a polyimide substrate, a bismaleimide-triazine (BT) resin substrate, a thermosetting polyphenylene ether substrate, copper clad laminate, a RCC substrate, etc. are mentioned, for example. Moreover, ceramic substrates, such as an alumimium nitride substrate, and a silicon substrate may be used. the above -- a conductor -- a circuit can be formed by performing etching processing, after forming a solid conductor layer in the front face of for example, the above-mentioned insulating substrate by nonelectrolytic plating processing etc. Moreover, you may form by performing etching processing to copper clad laminate or a RCC substrate.
[0030] moreover, the conductor whose above-mentioned insulating substrate was pinched -- in making connection between circuits by the through hole, after using a drill, laser, etc. for example, for the above-mentioned insulating substrate and forming a through tube, the through hole is formed by performing nonelectrolytic plating processing etc. In addition, the diameter of the above-mentioned through tube is usually 100-300 micrometers. Moreover, when a through hole is formed, it is desirable to be filled up with a resin filler in this through hole.
[0031] (2) next, the need -- responding -- a conductor -- perform roughening formation processing on the surface of a circuit. as the above-mentioned roughening formation processing -- melanism (oxidization) -- the etching processing using the etching reagent containing - reduction processing, the second copper complex, and an organic-acid salt etc., processing by the Cu-nickel-P needlelike alloy plating, etc. can be mentioned. the case where a roughening side is formed here -- the average roughness of this roughening side -- usually -- 0.1-5 micrometers -- desirable -- a conductor -- the adhesion of a circuit and the resin insulating layer between layers, and a conductor -- when the effect to the electrical signal transmission ability of a circuit etc. is taken into consideration, 2-4 micrometers is more desirable. In addition, before this roughening formation processing is filled up with a resin filler in a through hole, it may be performed, and it may form a roughening side also in the wall surface of a through hole. It is because the adhesion of a through hole and a resin filler improves.
[0032] (3) next, a conductor -- form the resin layer which forms the resin layer which is not hardened [which some of thermosetting resin photopolymers, and thermosetting resin become from the acrylic-ized resin,

these and thermoplastics, and the included resin complex] on the substrate in which the circuit was formed, or consists of thermoplastics. The resin layer which is not hardened [above-mentioned] can be formed by applying non-hardened resin by the roll coater, a curtain coating machine, etc., or carrying out thermocompression bonding of the resin film non-hardened (semi-hardening). Moreover, the resin layer which consists of the above-mentioned thermoplastics can be formed by carrying out thermocompression bonding of the resin Plastic solid fabricated on the film.

[0033] In these, the approach of carrying out thermocompression bonding of the resin film non-hardened (semi-hardening) is desirable, and sticking by pressure of a resin film can be performed for example, using a vacuum laminator etc. Moreover, although what is necessary is not to limit especially sticking-by-pressure conditions, but just to choose suitably in consideration of the presentation of a resin film etc., it is usually desirable to carry out on a pressure 0.25 - 1.0MPa, the temperature of 40-70 degrees C, the degree of vacuum of 13-1300Pa, and about [time amount 10-120 second] conditions.

[0034] As the above-mentioned thermosetting resin, an epoxy resin, phenol resin, polyimide resin, polyester resin, a bismaleimide resin, polyolefine system resin, polyphenylene ether resin, polyphenylene resin, a fluororesin, etc. are mentioned, for example. As an example of the above-mentioned epoxy resin, novolak mold epoxy resins, such as a phenol novolak mold and a cresol novolak mold, the cycloaliphatic epoxy resin which carried out dicyclopentadiene conversion are mentioned, for example.

[0035] As the above-mentioned photopolymer, acrylic resin etc. is mentioned, for example. Moreover, the thing to which the heat-curing radical, and the methacrylic acid and acrylic acid of the above-mentioned thermosetting resin were made to acrylic--ization-react as resin which acrylic-ized some above-mentioned thermosetting resin for example, is mentioned.

[0036] As the above-mentioned thermoplastics, phenoxy resin, polyether sulfone (PES), polysulfone (PSF), polyphenylene sulfone (PPS) polyphenylene sulfide (PPES), polyphenylene ether (PPE) polyether imide (PI), etc. are mentioned, for example.

[0037] Moreover, as the above-mentioned resin complex, especially if thermosetting resin, a photopolymer (the resin which acrylic-ized some thermosetting resin is also included), and thermoplastics are included, it will not be limited, but as a concrete combination of thermosetting resin and thermoplastics, phenol resin / polyether sulfone, polyimide resin/polysulfone, an epoxy resin / polyether sulfone, an epoxy resin/phenoxy resin, etc. are mentioned, for example. Moreover, as a

concrete combination of a photopolymer and thermoplastics, acrylic resin/phenoxy resin, the epoxy resin that acrylic-ized a part of epoxy group, polyether sulfone, etc. are mentioned, for example.

[0038] Moreover, as for the rate of a compounding ratio of thermosetting resin and the photopolymer in the above-mentioned resin complex, and thermoplastics, thermosetting resin or a photopolymer / thermoplastics =95 / 5 - 50/50 are desirable. It is because a high toughness value is securable, without spoiling thermal resistance.

[0039] Moreover, the above-mentioned resin layer may consist of resin layers from which it differs more than two-layer. It is that a lower layer is formed from thermosetting resin or the resin complex of a photopolymer / thermoplastics =50/50, and the upper layer is specifically formed from thermosetting resin or the resin complex of a photopolymer / thermoplastics =90/10 etc. While securing the outstanding adhesion with an insulating substrate by making it such a configuration, the formation ease at the time of forming opening for the Bahia halls etc. at a back process is securable.

[0040] Moreover, the above-mentioned resin layer may be formed using the resin constituent for roughening side formation. The matter of fusibility is distributed to the roughening liquid which consists of at least one sort chosen from an acid, alkali, and an oxidizer into the heat-resistant-resin matrix which is not hardened [poorly soluble] to the roughening liquid which serves as the above-mentioned resin constituent for roughening side formation from at least one sort chosen from an acid, alkali, and an oxidizer. In addition, when the same time amount immersion is carried out, the word of the above "poor solubility" and "fusibility" says relatively what has an early dissolution rate as "fusibility" to the same roughening liquid for convenience, and calls "poor solubility" relatively what has a late dissolution rate to it for convenience.

[0041] In case the above-mentioned roughening liquid is used for the resin insulating layer between layers and a roughening side is formed as the above-mentioned heat-resistant-resin matrix, what can hold the configuration of a roughening side is desirable, for example, thermosetting resin, thermoplastics, these complex, etc. are mentioned. Moreover, by using a photopolymer, exposure and a development may be used for the resin insulating layer between layers, and opening for the Bahia halls may be formed.

[0042] As the above-mentioned thermosetting resin, an epoxy resin, phenol resin, polyimide resin, polyolefin resin, a fluororesin, etc. are mentioned, for example. Moreover, when sensitization-izing the above-mentioned thermosetting resin, a heat-curing radical is made to

acrylic(meta)--ization-react using a methacrylic acid, an acrylic acid, etc.

[0043] As the above-mentioned epoxy resin, a cresol novolak mold epoxy resin, the bisphenol A mold epoxy resin, a bisphenol female mold epoxy resin, a phenol novolak mold epoxy resin, an alkylphenol novolak mold epoxy resin, a biphenol female mold epoxy resin, a naphthalene mold epoxy resin, a dicyclopentadiene mold epoxy resin, the epoxidation object of the condensate of phenols and the aromatic aldehyde which has a phenolic hydroxyl group, triglycidyl isocyanurate, cycloaliphatic epoxy resin, etc. are mentioned, for example. These may be used independently and may be used together two or more sorts. Thereby, it excels in thermal resistance etc.

[0044] As the above-mentioned thermoplastics, phenoxy resin, polyether sulfone, polysulfone, polyphenylene sulfone, polyphenylene sulfide, a polyphenyl ether, polyether imide, etc. are mentioned, for example. These may be used independently and may be used together two or more sorts.

[0045] It is desirable that it is at least one sort as which the matter of fusibility is chosen from an inorganic particle, a resin particle, and metal particles to the roughening liquid which consists of at least one sort chosen from the above-mentioned acid, alkali, and an oxidizer.

[0046] As the above-mentioned inorganic particle, an aluminium compound, a lime compound, a potassium compound, a magnesium compound, a silicon compound, etc. are mentioned, for example. These may be used independently and may be used together two or more sorts.

[0047] As the above-mentioned aluminium compound, as the above-mentioned lime compound, a calcium carbonate, a calcium hydroxide, etc. are mentioned, potassium carbonate etc. is mentioned, an alumina, an aluminum hydroxide, etc. are mentioned and a silica, a zeolite, etc. are mentioned [a magnesia, a dolomite basic magnesium carbonate, talc, etc. are mentioned, and] as the above-mentioned silicon compound as the above-mentioned magnesium compound as the above-mentioned potassium compound, for example. These may be used independently and may be used together two or more sorts.

[0048] Dissolution removal of the above-mentioned alumina particle can be carried out by fluoric acid, and dissolution removal of the calcium carbonate can be carried out with a hydrochloric acid. Moreover, dissolution removal of a sodium content silica or the dolomite can be carried out in an alkali water solution.

[0049] As the above-mentioned resin particle, what consists of thermosetting resin, thermoplastics, etc. is mentioned, for example. When immersed in the roughening liquid which consists of at least one sort chosen from an acid, alkali, and an oxidizer It will not be limited especially

if a dissolution rate is earlier than the above-mentioned heat-resistant-resin matrix. Specifically For example, amino resin (melamine resin, a urea-resin, guanamine resin, etc.), an epoxy resin, phenol resin, phenoxy resin, polyimide resin, polyphenylene resin, polyolefin resin, a fluororesin, bismaleimide-triazine resin, etc. are mentioned. These may be used independently and may be used together two or more sorts. In addition, the above-mentioned resin particle needs to carry out hardening processing beforehand. It is because the above-mentioned resin particle will dissolve in the solvent in which a resin matrix is dissolved if it is not made to harden.

[0050] Moreover, as the above-mentioned resin particle, a rubber particle, liquid phase resin, liquid phase rubber, etc. may be used. As the above-mentioned rubber particle, acrylonitrile-butadiene rubber, polychloroprene rubber, polyisoprene rubber, acrylic rubber, multi-** system rigidity rubber, a fluororubber, polyurethane rubber, silicone rubber, ABS plastics, etc. are mentioned, for example. Moreover, for example, various denaturation polybutadiene rubbers, such as polybutadiene rubber, epoxy denaturation, urethane denaturation, and acrylonitrile (meta) denaturation, the acrylonitrile-butadiene rubber (meta) containing a carboxyl group, etc. may be used.

[0051] As the above-mentioned liquid phase resin, the non-hardened solution of the above-mentioned thermosetting resin can be used, and epoxy non-hardened oligomer, the mixed liquor of an amine system curing agent, etc. are mentioned as an example of such liquid phase resin, for example. As the above-mentioned liquid phase rubber, non-hardened solutions, such as various denaturation polybutadiene rubbers, such as the above-mentioned polybutadiene rubber, epoxy denaturation, urethane denaturation, and acrylonitrile (meta) denaturation, and acrylonitrile-butadiene rubber (meta) containing a carboxyl group, etc. can be used, for example.

[0052] To prepare the above-mentioned photopolymer constituent using the above-mentioned liquid phase resin or liquid phase rubber, a heat-resistant-resin matrix and the matter of fusibility need to dissolve and twist to homogeneity (that is, phase separation is carried out like), and need to choose these matter like. By mixing the heat-resistant-resin matrix chosen by the above-mentioned criteria and the matter of fusibility, the photopolymer constituent in the condition that the "island" of a heat-resistant-resin matrix is distributing in the "sea" of the condition which the "island" of liquid phase resin or liquid phase rubber is distributing in the "sea" of the above-mentioned heat-resistant-resin matrix, liquid phase resin, or liquid phase rubber can be prepared. And

after stiffening the photopolymer constituent of such a condition, a roughening side can be formed by removing the liquid phase resin or liquid phase rubber of the "sea" or a an "island."

[0053] As the above-mentioned metal particles, gold, silver, copper, tin, zinc, stainless steel, aluminum, nickel, iron, lead, etc. are mentioned, for example. These may be used independently and may be used together two or more sorts. Moreover, the surface may be covered with resin etc. in order that the above-mentioned metal particles may secure insulation.

[0054] When two or more sorts are mixed and it uses the matter of the above-mentioned fusibility, as a combination of the matter of two sorts of fusibility to mix, the combination of a resin particle and an inorganic particle is desirable. the resin insulating layer between layers which adjustment of thermal expansion tends to plan them between poorly soluble resin, and they become from the resin constituent for roughening side formation while both of conductivity can be hurt low and can secure the insulation of the resin insulating layer between layers -- a crack -- not generating -- the resin insulating layer between layers, and a conductor -- it is because exfoliation does not occur between circuits.

[0055] It is desirable to use an organic acid in these as an acid used as the above-mentioned roughening liquid, for example, although organic acids, such as a phosphoric acid, a hydrochloric acid, a sulfuric acid, a nitric acid, and formic acid, an acetic acid, etc. are mentioned. It is because it is hard to make the metallic conductor layer exposed from the Bahia hall corrode when roughening processing is carried out. As the above-mentioned oxidizer, it is desirable to, use the water solution of a chromic acid, chromate acid mixture, and alkaline permanganates (potassium permanganate etc.) etc. for example. Moreover, as the above-mentioned alkali, water solutions, such as a sodium hydroxide and a potassium hydroxide, are desirable.

[0056] The mean particle diameter of the matter of the above-mentioned fusibility has desirable 10 micrometers or less. Moreover, big coarse grain and mean particle diameter may use it combining a small particle relatively relatively [mean particle diameter / the mean particle diameter of 2 micrometers or less]. That is, it is combining the matter of the fusibility whose mean particle diameter's is 0.1-0.5 micrometers, and the matter of the fusibility whose mean particle diameter's is 1-2 micrometers etc.

[0057] Thus, when big coarse grain and mean particle diameter combine a small particle relatively relatively [particle / average], the dissolution residue of the nonelectrolytic plating film can be lost, the amount of palladium catalysts under plating resist can be lessened, and

a still shallower and complicated roughening side can be formed. Furthermore, by forming a complicated roughening side, even if the irregularity of a roughening side is small, the practical Peel reinforcement is maintainable. Mean particle diameter exceeds 0.8 micrometers, and that of the above-mentioned coarse grain is less than 2.0 micrometers, and, as for a particle, it is desirable for mean particle diameter to be 0.1-0.8 micrometers.

[0058] (4) Next, in forming the resin insulating layer between layers using thermosetting resin and resin complex as the ingredient, while performing hardening processing to a non-hardened resin insulating layer, form opening for the Bahia halls and consider as the resin insulating layer between layers. Moreover, at this process, a through tube may be formed if needed. As for the above-mentioned opening for the Bahia halls, forming by the lasing is desirable. Moreover, when a photopolymer is used as an ingredient of the resin insulating layer between layers, you may form by the exposure development.

[0059] Moreover, in forming the resin insulating layer between layers using thermoplastics as the ingredient, opening for the Bahia halls is formed in the resin layer which consists of thermoplastics, and it considers as the resin insulating layer between layers. In this case, opening for the Bahia halls can be formed by giving the lasing. Moreover, what is necessary is just to form this through tube by drilling, the lasing, etc., when forming a through tube at this process.

[0060] As laser used for the above-mentioned lasing, carbon dioxide gas laser, ultraviolet laser, excimer laser, etc. are mentioned, for example. In these, excimer laser and the carbon dioxide gas laser of a short pulse are desirable.

[0061] Moreover, it is desirable also in excimer laser to use the excimer laser of a hologram method. A hologram method is a method which irradiates a laser beam through a hologram, a condenser lens, a laser mask, an imprint lens, etc. at the specified substance, and much openings can be once formed in a resin film layer efficiently by exposure by using this method.

[0062] Moreover, when using carbon dioxide gas laser, as for the pulse separation, it is desirable that they are 10-4 - 10 to 8 seconds. Moreover, as for the time amount which irradiates the laser for forming opening, it is desirable that it is 10 - 500 microseconds. Moreover, much openings for the Bahia halls can be formed at once by irradiating a laser beam through an optical-system lens and a mask. By minding an optical-system lens and a mask, it is the same reinforcement and is because exposure reinforcement can irradiate the same laser beam at two or more parts. Thus, after forming

opening for the Bahia halls, DESUMIA processing may be performed if needed.
[0063] (5) next, the front face of the resin insulating layer between layers including the wall of opening for the Bahia halls -- a conductor -- form a circuit. a conductor -- a circuit is formed -- if it hits, a thin film conductor layer is first formed in the front face of the resin insulating layer between layers. The above-mentioned thin film conductor layer can be formed by approaches, such as nonelectrolytic plating and sputtering.
[0064] As the quality of the material of the above-mentioned thin film conductor layer, copper, nickel, tin, zinc, cobalt, a thallium, lead, etc. are mentioned, for example. In these, what consists of the copper from a point, copper, and nickel which are excellent in an electrical property, economical efficiency, etc. is desirable. Moreover, as thickness of the above-mentioned thin film conductor layer, when forming a thin film conductor layer with nonelectrolytic plating, 0.3-2.0 micrometers is desirable and 0.6-1.2 micrometers is more desirable. Moreover, when forming by sputtering, 0.1-1.0 micrometers is desirable.
[0065] Moreover, a roughening side may be formed in the front face of the resin insulating layer between layers before forming the above-mentioned thin film conductor layer. By forming a roughening side, the adhesion of the resin insulating layer between layers and a thin film conductor layer can be raised. When the resin insulating layer between layers is especially formed using the resin constituent for roughening side formation, it is desirable to form a roughening side using an acid, an oxidizer, etc.
[0066] Moreover, when a through tube is formed at the process of the above (4), in case a thin film conductor layer is formed on the resin insulating layer between layers, it is good also as a through hole by forming a thin film conductor layer also in the wall surface of a through tube.
[0067] (6) Subsequently, form plating resist on the substrate with which the thin film conductor layer was formed in the front face. After the above-mentioned plating resist sticks for example, a photosensitive dry film, it can carry out adhesion arrangement of the photo mask which consists of a glass substrate with which the plating resist pattern was drawn, and can form it by performing an exposure development.
[0068] (7) After that, perform electroplating by making a thin film conductor layer into a plating bar, and form an electroplating layer in the above-mentioned plating-resist agenesis section. As the above-mentioned electroplating, copper plating is desirable. Moreover, the thickness of the above-mentioned electroplating layer and 5-20 micrometers are desirable.
[0069] then, the thing for which the nonelectrolytic plating film and thin

film conductor layer under the above-mentioned plating resist and this plating resist are removed -- a conductor -- a circuit (the Bahia hall is included) can be formed. What is necessary is just to perform removal of the above-mentioned thin film conductor layer using etching reagents, such as mixed liquor of a sulfuric acid and a hydrogen peroxide, sodium persulfate, ammonium persulfate, a ferric chloride, and a cupric chloride, that what is necessary is just to perform removal of the above-mentioned plating resist for example, using an alkali water solution etc. moreover, the above -- a conductor -- after forming a circuit, the catalyst on the resin insulating layer between layers may be removed using an acid or an oxidizer if needed. It is because the fall of an electrical property can be prevented. moreover, the method of performing etching processing, after replacing with the approach (a process (6) and (7)) of forming an electroplating layer after forming this plating resist and forming an electroplating layer the whole surface on a thin film conductor layer -- using -- a conductor -- a circuit may be formed.

[0070] Moreover, when a through hole is formed in the above (4) and the process of (5), it may be filled up with a resin filler in this through hole. Moreover, when filled up with a resin filler in a through hole, a wrap lid plating layer may be formed for the surface section of a resin filler layer by performing nonelectrolytic plating if needed.

[0071] (8) next, the thing for which roughening processing is performed on the front face of this lid plating layer, and the process of (3) - (7) is further repeated if needed when a lid plating layer is formed -- the both sides -- the resin insulating layer between layers, and a conductor -- carry out laminating formation of the circuit. In addition, a through hole may be formed and it is not necessary to form at this process.

[0072] (9) next, a conductor -- form a solder resist layer in the outermost layer of the substrate in which the circuit and the resin insulating layer between layers were formed. The above-mentioned solder resist layer can be formed using the solder resist constituent which consists of for example, polyphenylene ether resin, polyolefin resin, a fluororesin, thermoplastic elastomer, an epoxy resin, polyimide resin, etc.

[0073] moreover, as solder resist constituents other than the above For example, the acrylate (meta) of a novolak mold epoxy resin, an imidazole curing agent, 2 functionality (meta) acrylic ester monomer, the polymer of with a molecular weight of about 500 to 5000 acrylic ester (meta), The fluid of the shape of a paste containing photosensitive monomers, such as thermosetting resin which consists of a bisphenol mold epoxy resin etc., and a multiple-valued acrylic monomer, a glycol ether system solvent, etc.

is mentioned, and, as for the viscosity, it is desirable to be adjusted to 1 - 10 Pa-s at 25 degrees C.

[0074] (10) Next, form opening for solder bump formation, and opening for optical element mounting in the above-mentioned solder resist layer. Formation of the above-mentioned opening for solder bump formation can be performed using the approach of forming opening for the Bahia halls, and the same approach, i.e., an exposure development and the lasing. Moreover, in case a solder resist layer is formed, the solder resist layer which has opening for solder bump formation and opening for optical element mounting may be formed by producing the resin film which has opening in a desired location, and sticking this resin film on it beforehand.

[0075] (11) next, the conductor exposed by forming the above-mentioned opening for solder bump formation -- if needed, a circuit part is covered with corrosion-resistant metals, such as nickel, palladium, gold, silver, and platinum, and let it be a solder pad. In these, it is desirable to form an enveloping layer with metals, such as nickel-gold, nickel-silver, nickel-palladium, and nickel-palladium-gold. Although the above-mentioned enveloping layer can be formed according to plating, vacuum evaporationo, electrodeposition, etc., in these, it is desirable to form with plating from the point of excelling in the homogeneity of an enveloping layer. moreover, the conductor exposed by forming opening for optical element mounting at this process -- it is desirable to form an enveloping layer also in a circuit part.

[0076] (12) Next, form a solder bump by carrying out a reflow after filling up the above-mentioned solder pad with soldering paste through the mask with which opening was formed in the part equivalent to the above-mentioned solder pad.

[0077] (13) An optical element (a photo detector and light emitting device) is further mounted in a solder resist layer. What is necessary is for mounting of an optical element to fill up soldering paste with the process of the above (12) also into opening for optical element mounting, and just to mount it through solder (conductive layer) further, by attaching the above-mentioned optical element, in case a reflow is performed. Moreover, it may replace with soldering paste and an optical element may be mounted using electroconductive glue etc. When these approaches are used, a photo detector and a light emitting device will be mounted in the front face of a solder resist layer.

[0078] Moreover, it may replace with the above-mentioned approach of carrying out a surface mount, in case opening for optical element mounting is formed at the process of the above (10), opening may be formed in the

magnitude which can contain an optical element, and you may mount by containing an optical element in opening through electroconductive glue after that. In this case, a photo detector and a light emitting device will be built in a solder resist layer. By passing through such a process, the substrate for IC chip mounting which constitutes the device for optical communication of this invention can be manufactured.

[0079] Next, the manufacture approach of a multilayer printed wiring board is explained.

(1) the first same process as (1) - (8) of the manufacture approach of the above-mentioned substrate for IC chip mounting -- carrying out -- the both sides -- a conductor -- a circuit and the resin insulating layer between layers produce the substrate by which laminating formation was carried out repeatedly. In addition, the through hole is suitably formed also at this process.

[0080] (2) next, the substrate for IC chip mounting and the conductor on the resin insulating layer between layers of the side which counters -- form optical waveguide in the circuit agenesis section. Formation of the above-mentioned optical waveguide can be performed by attaching beforehand the optical waveguide fabricated in the predetermined configuration through adhesives, when carrying out by using inorganic materials, such as quartz glass, for the ingredient. Moreover, the optical waveguide which consists of the above-mentioned inorganic material can be formed by making the inorganic material of LiNbO3 and LiTaO3 grade form by the liquid-phase-epitaxial method, the chemistry depositing method (CVD), a molecular beam epitaxy, etc.

[0081] Moreover, when forming the above-mentioned optical waveguide using a polymer ingredient, the film for optical waveguide formation fabricated in the shape of a film on the substrate or the mold releasing film can be beforehand stuck on the resin insulating layer between layers, or optical waveguide can be formed from forming directly on the resin insulating layer between layers. Specifically, it can form using a selective polymerization method, the approach using reactive ion etching and photolithography, the direct exposing method, the approach using injection molding, the photograph breeching method, the approach that combined these. In addition, these approaches can be used also when forming directly it forms on the resin insulating layer between layers also when forming optical waveguide on a substrate or a mold releasing film.

[0082] Moreover, an optical-path conversion mirror is formed in the above-mentioned optical waveguide. Although you may form before attaching the above-mentioned optical-path conversion mirror on the resin insulating

layer between layers, and you may form after attaching on the resin insulating layer between layers, it is desirable to form an optical-path conversion mirror beforehand except for the case where this optical waveguide is directly formed on the resin insulating layer between layers. other members which can work easily and constitute a multilayer printed wiring board at the time of an activity, for example, a conductor, -- it is because a blemish is attached to a circuit, the resin insulating layer between layers, etc. or there is no possibility of damaging these.

[0083] It is not limited especially as an approach of forming the above-mentioned optical-path conversion mirror, but the well-known formation approach can be used conventionally. Specifically, machining with the diamond saw and cutter whose tip is 90 degrees of V types, processing by reactive ion etching, laser ablation, etc. can be used.

[0084] (3) Next, form a solder resist layer in the outermost layer of the substrate in which optical waveguide was formed. The above-mentioned solder resist layer can be formed using the resin constituent used when forming the solder resist layer of for example, the above-mentioned substrate for IC chip mounting, and the same resin constituent.

[0085] (4) Next, form opening for solder bump formation, and opening for optical paths in the substrate for IC chip mounting, and the solder resist layer of the side which counters. Formation with the above-mentioned opening for solder bump formation and opening for optical paths can be performed to the substrate for IC chip mounting using the approach of forming opening for solder bump formation, and the same approach, i.e., an exposure development, the lasing, etc. In addition, formation of the above-mentioned opening for solder bump formation and formation of opening for optical paths may be performed to coincidence, and are separately good in a line.

[0086] In these, in case a solder resist layer is formed, it is desirable to choose the approach of forming opening for solder bump formation and opening for optical paths by applying the resin constituent which contains a photopolymer as the ingredient, and performing an exposure development. It is because there is no possibility of attaching a blemish to the optical waveguide which exists under this opening for optical paths, at the time of opening formation in forming opening for optical paths by the exposure development. Moreover, in case a solder resist layer is formed, the solder resist layer which has opening for solder bump formation and opening for optical paths may be formed by producing the resin film which has opening in a desired location, and sticking this resin film on it beforehand.

[0087] Moreover, opening for solder bump formation may be formed also in

the solder resist layer of the substrate for IC chip mounting, the field which counters, and the opposite side if needed. By passing through a back process, it is because an external connection terminal can be formed also in the solder resist layer of the substrate for IC chip mounting, the field which counters, and the opposite side.

[0088] (5) next, the conductor exposed by forming the above-mentioned opening for solder bump formation -- if needed, a circuit part is covered with corrosion-resistant metals, such as nickel, palladium, gold, silver, and platinum, and let it be a solder pad. What is necessary is just to specifically carry out to the substrate for IC chip mounting using the approach of forming a solder pad, and the same approach.

[0089] (6) Next, form a solder bump by carrying out a reflow after filling up the above-mentioned solder pad with soldering paste through the mask with which opening was formed in the part equivalent to the above-mentioned solder pad. Moreover, it is good also as PGA (Pin Grid Array) or BGA (Ball Grid Array) by arranging a pin in an external substrate connection side, or forming a solder ball in the solder resist layer of the substrate for IC chip mounting, the field which counters, and the opposite side. By passing through such a process, the multilayer printed wiring board which constitutes the device for optical communication of this invention can be manufactured.

[0090] Next, how to manufacture the device for optical communication is explained using the substrate for IC chip mounting and multilayer printed wiring board which were manufactured by the above-mentioned approach. First, a solder connection is formed by the solder bump of the above-mentioned substrate for IC chip mounting, and the solder bump of the above-mentioned multilayer printed wiring board, and both are connected electrically. That is, both are connected by carrying out opposite arrangement and carrying out a reflow of the substrate for IC chip mounting, and the multilayer printed wiring board to a position with the predetermined sense, respectively.

[0091] Moreover, in this process, even if some location gap exists among both when opposite arrangement of both is carried out in order to connect the substrate for IC chip mounting, and a multilayer printed wiring board using both solder bump, both can be stationed to a position by the self-alignment effectiveness by solder at the time of a reflow.

[0092] Next, IC chip is mounted in the above-mentioned substrate for IC chip mounting, and it considers as the device for optical communication by performing a resin seal after that if needed. Mounting of the above-mentioned IC chip can be conventionally performed by the well-known

approach. Moreover, it is good also as a device for optical communication by connecting the substrate for IC chip mounting and multilayer printed wiring board which performed mounting of IC chip before connecting the substrate for IC chip mounting, and a multilayer printed wiring board, and mounted IC chip.

[0093]

[Example] Hereafter, this invention is further explained to a detail.

(Example 1)

A. The production bisphenol A mold epoxy resin (weight-per-epoxy-equivalent 469, Epicoat 1001 by oil-ized shell epoxy company) 30 weight section of the resin film for the resin insulating layers between production A-1. layers of the substrate for IC chip mounting, The cresol novolak mold epoxy resin (weight-per-epoxy-equivalent 215, Epiclon N-673 by Dainippon Ink & Chemicals, Inc.) 40 weight section, The triazine structure content phenol novolak resin (phenol nature hydroxyl equivalent 120, Dainippon Ink & Chemicals, Inc. make FENO light KA-7052) 30 weight section The ethyl diethylene glycol acetate 20 weight section, The heating dissolution is carried out stirring in the solvent naphtha 20 weight section. There The end epoxidation polybutadiene rubber (Nagase Brothers formation DENAREKKUSU R-45 by industrial company EPT) 15 weight section, and the 2-phenyl -4, the 5-bis(hydroxymethyl) imidazole grinding article 1.5 weight section, The pulverizing silica 2 weight section and the silicon system defoaming agent 0.5 weight section were added, and the epoxy resin constituent was prepared. After applying using a roll coater so that the thickness after drying the obtained epoxy resin constituent on a PET film with a thickness of 38 micrometers may be set to 50 micrometers, the resin film for the resin insulating layers between layers was produced by making it dry for 10 minutes at 80-120 degrees C.

[0094] The mean particle diameter by which coating of the silane coupling agent was carried out to the preparation bisphenol female mold epoxy monomer (oil-ized shell company make, molecular weight : 310 YL983U) 100 weight section of the resin constituent for through tube restoration and a front face A-2. By 1.6 micrometers the diameter of grain of maximum size -- SiO2 spherical particle (the Adtec Corp. make --) 15 micrometers or less CRS The viscosity prepared the resin filler of 45 - 49 Pa-s at 23**1 degree C by carrying out stirring mixing of the 1101-CE170 weight section and the leveling agent (Sannopuko PERENORU S4) 1.5 weight section for a container. In addition, the imidazole curing agent (Shikoku formation shrine make, 2E4 MZ-CN) 6.5 weight section was used as a curing agent.

[0095] A-3. Copper clad laminate which 18-micrometer copper foil 28

laminates to both sides of the insulating substrate 21 which consists of the glass epoxy resin with a manufacture (1) thickness of 0.8mm or BT (bismaleimide triazine) resin of the substrate for IC chip mounting was used as the start ingredient (refer to drawing 2 (a)). first, the thing which drill drilling of this copper clad laminate is carried out, and nonelectrolytic plating processing is performed, and is etched in the shape of a pattern -- both sides of a substrate 21 -- a conductor -- the circuit 24 and the through hole 29 were formed.

[0096] (2) Wash in cold water the substrate in which the circuit 24 was formed. a through hole 29 and a conductor -- NaOH (10 g/l) after drying, and NaClO2 (40 g/l), Melanism processing the water solution containing Na3 PO4 (6 g/l) -- melanism -- it considers as a bath (oxidation bath) -- and the conductor which performs reduction processing which makes a reduction bath NaOH (10 g/l) and the water solution containing NaBH4 (6 g/l), and includes a through hole 29 -- the roughening sides 24a and 29a were formed in the front face of a circuit 24 (refer to drawing 2 (b)).

[0097] (3) the following approach after preparing the resin filler indicated to the above A-2 -- after preparation -- less than 24 hours -- the conductor of one side of the inside of a through hole 29, and a substrate 21 -- the circuit agenesis section and a conductor -- the layer of resin filler 30' was formed in the rim section of a circuit 24. That is, after pushing in a resin filler in a through hole using a squeegee, it was made to dry on 100 degrees C and the conditions for 20 minutes first. next, a conductor -- the conductor with which the part equivalent to the circuit agenesis section lays on a substrate the mask which carried out opening, and serves as a crevice using the squeegee -- the circuit agenesis section was also filled up with the resin filler, and the layer of resin filler 30' was formed by making it dry on 100 degrees C and the conditions for 20 minutes (refer to drawing 2 (c)).

[0098] (4) the belt sander [one side / which finished processing of the above (3) / of a substrate] polish using the belt abrasive paper (Sankyo Rikagaku make) of **600 -- a conductor -- it ground so that resin filler 30' might remain neither in the front face of a circuit 24, nor the land front face of a through hole 29, and subsequently buffing for removing the blemish by the above-mentioned belt sander polish was performed. Such a series of polishes were similarly performed about the field of another side of a substrate. Subsequently, by 100 degrees C, it performed at 150 degrees C for 1 hour for 3 hours, 120 degrees C performed heat-treatment of 7 hours at 180 degrees C for 1 hour, and the resin filler layer 30 was formed.

[0099] thus, a through hole 29 and a conductor -- the surface section of

the resin filler 30 formed in the circuit agenesis section, and a conductor -- the front face of a circuit 24 -- flattening -- carrying out -- the resin filler 30 and a conductor -- the insulating substrate which side-face 24a of a circuit 24 stuck firmly through the roughening side, and internal-surface 29a of a through hole 29 and the resin filler 30 stuck firmly through the roughening side was obtained (refer to drawing 2 (d)). this process -- the front face of the resin filler layer 30, and a conductor -- the front face of a circuit 24 turns into the same flat surface.

[0100] (5) software etching after rinsing and carrying out acid cleaning of the above-mentioned substrate -- carrying out -- subsequently -- an etching reagent -- both sides of a substrate -- a spray -- spraying -- a conductor -- etching the front face of a circuit 24, the land front face of a through hole 29, and a wall -- a conductor -- the roughening sides 24a and 29a were formed in all the front faces of a circuit 24 (refer to drawing 3 (a)). As an etching reagent, the etching reagent (the product made from MEKKU, MEKKU dirty bond) containing the imidazole copper (II) complex 10 weight section, the glycolic-acid 7 weight section, and the potassium chloride 5 weight section was used.

[0101] (6) Next, the somewhat larger resin film for the resin insulating layers between layers than the substrate produced by the above A-1 was laid on the substrate, and after carrying out temporary sticking by pressure and judging on pressure 0.4MPa, the temperature of 80 degrees C, and the conditions for sticking-by-pressure time amount 10 seconds, the resin insulating layer 22 between layers was formed by sticking using vacuum laminator equipment by the approach of further the following (refer to drawing 3 (b)). That is, on the substrate, actual sticking by pressure was carried out on the degree of vacuum of 65Pa, pressure 0.4MPa, temperature 80, and the conditions for time amount 60 seconds, and heat curing of the resin film for the resin insulating layers between layers was carried out for 30 minutes at 170 degrees C after that.

[0102] (7) Next, mind the mask with which the through tube with a thickness of 1.2mm was formed on the resin insulating layer 22 between layers, and it is CO2 with a wavelength of 10.4 micrometers. By gas laser, the opening 26 for the Bahia halls with a diameter of 80 micrometers was formed in the resin insulating layer 22 between layers on the beam diameter of 4.0mm, the Top Hat mode, 8.0 microseconds of pulse width, the path of 1.0mm of the through tube of a mask, and the conditions of one shot (refer to drawing 3 (c)).

[0103] (8) The roughening side was formed in the front face containing the internal surface of the opening 26 for the Bahia halls by immersing the

substrate in which the opening 26 for the Bahia halls was formed, for 10 minutes in the 80-degree C solution containing the permanganic acid of 60 g/l, and carrying out dissolution removal of the epoxy resin particle which exists in the front face of the resin insulating layer 22 between layers (refer to drawing 3 (d)).

[0104] (9) Next, the substrate which finished the above-mentioned processing was washed in cold water after being immersed in the neutralization solution (product made from SHIPUREI). Furthermore, the catalyst nucleus was made for the front face of this substrate that carried out the surface roughening process (a roughening depth of 3 micrometers) to adhere to the front face (for the internal surface of the opening 26 for the Bahia halls to be included) of the resin insulating layer 22 between layers by giving a palladium catalyst (not shown). That is, the above-mentioned substrate was immersed into the catalytic liquid containing a palladium chloride (PdCl2) and a stannous chloride (SnCl2), and the catalyst was given by depositing a palladium metal.

[0105] (10) Next, into the non-electrolytic copper plating water solution of the following presentations, the substrate was immersed and the non-electrolytic copper plating film 32 with a thickness of 0.6-3.0 micrometers was formed at the front face (the internal surface of the opening 26 for the Bahia halls is included) of the resin insulating layer 22 between layers, and the wall surface of a through tube 29 (refer to drawing 4 (a)).

[0106] [Nonelectrolytic plating water solution]

NiSO4 0.003 mol/l tartaric acid 0.200 mol/l copper sulfate 0.030 mol/lHCHO 0.050 mol/lNaOH 0.100 mol/lalpha and alpha'-bipyridyl 100 mg/l polyethylene glycol (PEG) 0.10 g/l [nonelectrolytic plating conditions] It is 40 minutes [0107] by whenever [30-degree C solution temperature].

(11) Next, stick a commercial photosensitive dry film on the substrate with which the non-electrolytic copper plating film 32 was formed, lay a mask, and it is 100 mJ/cm2. The plating resist 23 with a thickness of 20 micrometers was formed by exposing and carrying out a development in a sodium-carbonate water solution 0.8% (refer to drawing 4 (b)).

[0108] (12) Subsequently, 50-degree C water washed the substrate and it degreased, with 25-degree C water, after washing with the sulfuric acid further after rinsing, electrolysis plating was performed on condition that the following, and the electrolytic copper plating film 33 with a thickness of 20 micrometers was formed in the plating-resist 23 agenesis section (refer to drawing 4 (c)).

[0109] [Electrolysis plating liquid]

Sulfuric acid 2.24 mol/l copper sulfate 0.26 mol/l additive 19.5 ml/l (made in ATOTEKKU Japan, KAPARASHIDO GL)
[Electrolysis plating conditions]
Current density 1 A/dm 2 hours 65 Part temperature 22**2 ** [0110] (13) -- a conductor with a thickness of 18 micrometers which carries out etching processing of the nonelectrolytic plating film under the plating resist 23 with the mixed liquor of a sulfuric acid and a hydrogen peroxide, carries out dissolution removal and consists of non-electrolytic copper plating film 32 and electrolytic copper plating film 33 further after carrying out exfoliation removal of the plating resist 23 by NaOH 5% -- the circuit 25 (the Bahia hall 27 is included) was formed (refer to drawing 4 (d)). furthermore, the etching reagent used at the process of the above (5) and the same etching reagent (MEKKU dirty bond) -- using -- a conductor -- the roughening side was formed in circuit 25 (the Bahia hall 27 is included) front face.
[0111] (14) Next, made it dissolve so that it may become 60% of the weight of concentration to diethylene-glycol wood ether (DMDG). The oligomer (molecular weight: 4000) 46.67 weight section of the photosensitive grant which acrylic-ized 50% of epoxy groups of a cresol novolak mold epoxy resin (Nippon Kayaku Co., Ltd. make), 80% of the weight of the bisphenol A mold epoxy resin (oil-ized shell company make --) dissolved in the methyl ethyl ketone trade name: -- the Epicoat 1001 15.0 weight section and an imidazole curing agent (Shikoku -- formation -- shrine make --) trade name: -- 2 organic-functions acrylic monomer (the Nippon Kayaku Co., Ltd. make --) which are the 2E4 MZ-CN1.6 weight section and a photosensitive monomer trade name: -- the R604 4.5 weight section -- the same -- a multiple-valued acrylic monomer (the Kyoei Kagaku K.K. make --) trade name: -- the DPE6A1.5 weight section and a dispersed system defoaming agent (the Sannopuko make --) Stir the S-65 0.71 weight section for a container, mix, and a mixed constituent is prepared. The solder resist constituent which adjusted viscosity to 2.0 Pa-s at 25 degrees C was obtained by adding the benzophenone (Kanto chemistry company make) 2.0 weight section and the Michler's-ketone (Kanto chemistry company make) 0.2 weight section as a photosensitizer as a photopolymerization initiator to this mixed constituent. In addition, in the case of 60min-1 (rpm), in the case of rotor No.4 and 6min-1 (rpm), measurement of viscosity was based on rotor No.3 by the Brookfield viscometer (the Tokyo Keiki Co., Ltd. make, DVL-B mold).
[0112] (15) next, the resin insulating layer 22 between layers and a conductor -- the above-mentioned solder resist constituent was applied by the thickness of 30 micrometers, for 20 minutes was performed at 70 degrees

C, desiccation processing was performed to both sides of the substrate in which the circuit 25 (the Bahia hall 27 is included) was formed, the condition for 30 minutes at 70 degrees C, and layer 34' of a solder REJISU constituent was formed in them (refer to drawing 5 (a)).

[0113] (16) Subsequently, stick the photo mask with a thickness of 5mm with which the pattern of opening for solder bump formation and opening for optical elements (a photo detector and light emitting device) was drawn in a solder resist layer, and they are 1000 mJ/cm2. It exposed by ultraviolet rays, the development was carried out with the DMTG solution, and opening with a diameter of 200 micrometers was formed. And further, it carries out at 120 degrees C for 1 hour for 1 hour, heat-treats [80 degrees C / 1 hour and 100 degrees C] on the conditions of 3 hours by 150 degrees C, respectively, a solder resist layer is stiffened, it has the opening 35 for solder bump formation, and the opening 31 for optical elements, and the solder resist layer 34 the thickness of whose is 20 micrometers was formed (refer to drawing 5 (b)). In addition, a commercial solder resist constituent can also be used as the above-mentioned solder resist constituent.

[0114] (17) Next, the substrate in which the solder resist layer 34 was formed was immersed in the non-electrolyzed nickel-plating liquid of pH=4.5 containing a nickel chloride (2.3x10-1 mol/l), sodium hypophosphite (2.8x10-1 mol/l), and a sodium citrate (1.6x10-1 mol/l) for 20 minutes, and the nickel-plating layer with a thickness of 5 micrometers was formed in the opening 35 for solder bump formation, and the opening 31 for optical elements. Furthermore, the substrate was immersed in the non-electrolyzed gilding liquid containing a gold cyanide potassium (7.6x10-3 mol/l), an ammonium chloride (1.9x10 to 1 mol/l.), a sodium citrate (1.2x10-1 mol/l), and sodium hypophosphite (1.7x10-1 mol/l) for 7.5 minutes on 80-degree C conditions, the gilding layer with a thickness of 0.03 micrometers was formed on the nickel-plating layer, and it considered as the solder pad 36.

[0115] (18) Next, print soldering paste to the opening 35 for solder bump formation and the opening 31 for optical elements which were formed in the solder resist layer 34. Furthermore, by attaching in the soldering paste printed to the opening 31 for optical elements, performing alignment of light sensing portion 38a of a photo detector 38 and a light emitting device 39, and light-emitting part 39a, and carrying out a reflow to it at 200 degrees C While mounting the photo detector 38 and the light emitting device 39, the solder bump 37 was formed in the opening 35 for solder bump formation, and it considered as the substrate for IC chip mounting. In addition, as

a photo detector 38, what consists of InGaAsP was used as a light emitting device 39 using what consists of InGaAs (refer to drawing 5 (c)).

[0116] B. The resin film for the resin insulating layers between layers was produced using the approach used by the production A-1 of the resin film for the resin insulating layers between production B-1. layers of a multilayer printed wiring board, and the same approach.

B-2. The resin constituent for through tube restoration was produced using the approach used by the preparation A-2 of the resin constituent for through tube restoration, and the same approach.

[0117] B-3. Copper clad laminate which 18-micrometer copper foil 8 laminates to both sides of the insulating substrate 1 which consists of the glass epoxy resin with a manufacture (1) thickness of 0.6mm or BT resin of a multilayer printed wiring board was used as the start ingredient (refer to drawing 6 (a)). first, the thing which drill drilling of this copper clad laminate is carried out, and nonelectrolytic plating processing is performed, and is etched in the shape of a pattern -- both sides of a substrate 1 -- a conductor -- the circuit 4 and the through hole 9 were formed.

[0118] (2) a through hole 29 and a conductor -- the conductor which washes in cold water the substrate in which the circuit 24 was formed, sprays an etching reagent (the product made from MEKKU, MEKKU dirty bond) by the spray, and includes a through hole 9 after drying -- the roughening sides 4a and 9a were formed in the front face of a circuit 4 (refer to drawing 6 (b)).

[0119] (3) the following approach after preparing the resin filler indicated to the above B-2 -- after preparation -- less than 24 hours -- the conductor of one side of the inside of a through hole 9, and a substrate 1 -- the circuit agenesis section and a conductor -- the layer of resin filler 10' was formed in the rim section of a circuit 4. That is, after pushing in a resin filler in a through hole using a squeegee, it was made to dry on 100 degrees C and the conditions for 20 minutes first. next, a conductor -- the conductor with which the part equivalent to the circuit agenesis section lays on a substrate the mask which carried out opening, and serves as a crevice using the squeegee -- the circuit agenesis section was also filled up with the resin filler, and the layer of resin filler 10' was formed by making it dry on 100 degrees C and the conditions for 20 minutes (refer to drawing 6 (c)).

[0120] (4) the belt sander [one side / which finished processing of the above (3) / of a substrate] polish using the belt abrasive paper (Sankyo Rikagaku make) of **600 -- a conductor -- it ground so that resin filler 10' might remain neither in the front face of a circuit 4, nor the land

front face of a through hole 9, and subsequently buffing for removing the blemish by the above-mentioned belt sander polish was performed. Such a series of polishes were similarly performed about the field of another side of a substrate. Subsequently, by 100 degrees C, it performed at 150 degrees C for 1 hour for 3 hours, 120 degrees C performed heat-treatment of 7 hours at 180 degrees C for 1 hour, and the resin filler layer 10 was formed.

[0121] thus, a through hole 9 and a conductor -- the surface section of the resin filler 10 formed in the circuit agenesis section, and a conductor -- the front face of a circuit 4 -- flattening -- carrying out -- the resin filler 10 and a conductor -- the insulating substrate which side-face 4a of a circuit 4 stuck firmly through the roughening side, and internal-surface 9a of a through hole 9 and the resin filler 10 stuck firmly through the roughening side was obtained (refer to drawing 6 (d)). this process -- the front face of the resin filler layer 10, and a conductor -- the front face of a circuit 4 turns into the same flat surface.

[0122] (5) software etching after rinsing and carrying out acid cleaning of the above-mentioned substrate -- carrying out -- subsequently -- an etching reagent -- both sides of a substrate -- a spray -- spraying -- a conductor -- etching the front face of a circuit 4, the land front face of a through hole 9, and a wall -- a conductor -- the roughening sides 4a and 9a were formed in all the front faces of a circuit 4 (refer to drawing 7 (a)). In addition, as an etching reagent, the product made from MEKKU and MEKKU dirty bond were used.

[0123] (6) Next, the somewhat larger resin film for the resin insulating layers between layers than the substrate produced by the above B-1 was laid on the substrate, and after carrying out temporary sticking by pressure and judging on pressure 0.4MPa, the temperature of 80 degrees C, and the conditions for sticking-by-pressure time amount 10 seconds, the resin insulating layer 2 between layers was formed by sticking using vacuum laminator equipment by the approach of further the following (refer to drawing 7 (b)). That is, on the substrate, actual sticking by pressure was carried out on the degree of vacuum of 65Pa, pressure 0.4MPa, temperature 80, and the conditions for time amount 60 seconds, and heat curing of the resin film for the resin insulating layers between layers was carried out for 30 minutes at 170 degrees C after that.

[0124] (7) Next, mind the mask with which the through tube with a thickness of 1.2mm was formed on the resin insulating layer 2 between layers, and it is CO2 with a wavelength of 10.4 micrometers. By gas laser, the opening 6 for the Bahia halls with a diameter of 80 micrometers was formed in the resin insulating layer 2 between layers on the beam diameter of 4.0mm, the

Top Hat mode, 8.0 microseconds of pulse width, the path of 1.0mm of the through tube of a mask, and the conditions of one shot (refer to drawing 7 (c)).

[0125] (8) Next, plasma treatment was performed using Japanese vacuum-technology company make and SV-4540, and the front face of the resin insulating layer 2 between layers was roughened (refer to drawing 7 (d)). Here, argon gas was used as inert gas and plasma treatment was performed for 2 minutes on power 200W, 0.6Pa of gas pressure, and conditions with a temperature of 70 degrees C. Next, after exchanging internal argon gas using the same equipment, sputtering which targeted nickel was performed using SV-4540 the condition for [atmospheric-pressure / of 0.6Pa /, temperature / of 80 degrees C /, power 200W, and time amount] 5 minutes, and the metal layer which consists of nickel was formed in the front face of the resin insulating layer 2 between layers. In addition, the thickness of nickel layer is 0.1 micrometers.

[0126] (9) Next, the substrate in which nickel layer was formed into the non-electrolytic copper plating water solution of the following presentations was immersed, and the non-electrolytic copper plating film with a thickness of 0.6-3.0 micrometers was formed on nickel layer (refer to drawing 8 (a)). In addition, in drawing 8 , the layer which consists of a nickel layer and non-electrolytic copper plating film is indicated to be the thin film conductor layer 12.

[Nonelectrolytic plating water solution]

NiSO4 0.003 mol/l tartaric acid 0.200 mol/l copper sulfate 0.030 mol/lHCHO 0.050 mol/lNaOH 0.100 mol/lalpha and alpha'-bipyridyl 100 mg/l polyethylene glycol (PEG) 0.10 g/l [nonelectrolytic plating conditions] It is 40 minutes [0127] by whenever [30-degree C solution temperature]. (10) Next, stick a commercial photosensitive dry film on the substrate with which the thin film conductor layer 12 was formed, lay a mask, and it is 100 mJ/cm2. The plating resist 3 with a thickness of 20 micrometers was formed by exposing and carrying out a development in a sodium-carbonate water solution 0.8% (refer to drawing 8 (b)).

[0128] (11) Subsequently, 50-degree C water washed the substrate and it degreased, with 25-degree C water, after washing with the sulfuric acid further after rinsing, electrolysis plating was performed on condition that the following, and the electrolytic copper plating film 3 with a thickness of 20 micrometers was formed in the plating-resist 3 agenesis section (refer to drawing 8 (c)).

[Electrolysis plating liquid]

Sulfuric acid 2.24 mol/l copper sulfate 0.26 mol/l additive 19.5 ml/l (made

in ATOTEKKU Japan, KAPARASHIDO GL)
[Electrolysis plating conditions]
Current density 1 A/dm 2 hours 65 Part temperature 22**2 ** [0129] (12) -- a conductor with a thickness of 18 micrometers which carries out etching processing of the thin film conductor layer under the plating resist 3 with mixed liquor with a nitric acid, a sulfuric acid, and a hydrogen peroxide, carries out dissolution removal and consists of a thin film conductor layer 12 and electrolytic copper plating film 13 further after carrying out exfoliation removal of the plating resist 23 by NaOH 5% -- the circuit 5 (the Bahia hall 7 is included) was formed (refer to drawing 8 (d)).
[0130] (13) next, the thing for which the process of the process of above-mentioned (5) - (12) is repeated -- the upper resin insulating layer between layers, and a conductor -- laminating formation of the circuit was carried out (refer to drawing 9 (a) - drawing 10 (a)). furthermore, the approach used at the process of the above (5) and the same approach -- using -- the conductor of the outermost layer -- the roughening side was formed in the circuit.
[0131] (14) Next, the optical waveguide 18 which uses the following approaches for the position of the front face of the resin insulating layer 2 between layers of the outermost layer, and has the optical-path conversion mirror 19 was formed (refer to drawing 10 (b)). That is, beforehand, the optical waveguide (micro parts company make : 20 micrometers in width of face of 1mm, thickness) of the shape of a film which consists of PMMA by which the tip formed 45-degree optical-path conversion mirror 19 in the end using the diamond saw which is 90 degrees of V types was stuck so that the side face of the other end by the side of optical conversion mirror agenesis and the side face of the resin insulating layer between layers might gather. In addition, attachment of optical waveguide applies to 10 micrometers in thickness the adhesives which become an adhesion side with the resin insulating layer between layers of this optical waveguide from thermosetting resin, and was performed after sticking by pressure by making it harden at 60 degrees C for 1 hour. In addition, in this example, although hardened on the conditions of 60 degrees C / 1 hour, step hardening may be performed depending on the case. It is because it is hard to generate stress by optical waveguide at the time of attachment.
[0132] (15) Next, made it dissolve so that it may become 60% of the weight of concentration to diethylene-glycol wood ether (DMDG). The oligomer (molecular weight: 4000) 46.67 weight section of the photosensitive grant which acrylic-ized 50% of epoxy groups of a cresol novolak mold epoxy resin (Nippon Kayaku Co., Ltd. make), 80% of the weight of the bisphenol A mold

epoxy resin (oil-ized shell company make --) dissolved in the methyl ethyl ketone trade name: -- the Epicoat 1001 15.0 weight section and an imidazole curing agent (Shikoku -- formation -- shrine make --) trade name: -- 2 organic-functions acrylic monomer (the Nippon Kayaku Co., Ltd. make --) which are the 2E4 MZ-CN1.6 weight section and a photosensitive monomer trade name: -- the R604 3.0 weight section -- the same -- a multiple-valued acrylic monomer (the Kyoei Kagaku K.K. make --) trade name: -- the DPE6A1.5 weight section and a dispersed system defoaming agent (the Sannopuko make --) Stir the S-65 0.71 weight section for a container, mix, and a mixed constituent is prepared. By adding the benzophenone (Kanto chemistry company make) 2.0 weight section and the Michler's-ketone (Kanto chemistry company make) 0.2 weight section as a photosensitizer as a photopolymerization initiator to this mixed constituent The solder resist constituent which adjusted viscosity to 2.0 Pa-s at 25 degrees C is prepared. Furthermore, the above-mentioned solder resist constituent was applied by the thickness of 35 micrometers, for 20 minutes was performed at 70 degrees C, desiccation processing was performed to both sides of the substrate in which optical waveguide 18 was formed, the condition for 30 minutes at 70 degrees C, and layer 14' of a solder REJISU constituent was formed in them (refer to drawing 10 (c)).

[0133] (16) Subsequently, make a solder resist layer stick the photo mask with a thickness of 5mm with which the pattern of opening for solder bump formation and opening for optical paths was drawn to one side of a substrate, and they are 1000 mJ/cm2. It exposed by ultraviolet rays, the development was carried out with the DMTG solution, and opening with a diameter of 200 micrometers was formed. And further, it carries out at 120 degrees C for 1 hour for 1 hour, heat-treats [80 degrees C / 1 hour and 100 degrees C] on the conditions of 3 hours by 150 degrees C, respectively, a solder resist layer is stiffened, it has the opening 15 for solder bump formation, and the opening 11 for optical elements, and the solder resist layer 14 the thickness of whose is 20 micrometers was formed (refer to drawing 11 (a)).

[0134] (17) Next, the substrate in which the solder resist layer 14 was formed was immersed in the non-electrolyzed nickel-plating liquid of pH=4.5 containing a nickel chloride (2.3x10-1 mol/l), sodium hypophosphite (2.8x10-1 mol/l), and a sodium citrate (1.6x10-1 mol/l) for 20 minutes, and the nickel-plating layer with a thickness of 5 micrometers was formed in the opening 15 for solder bump formation. Furthermore, the substrate was immersed in the non-electrolyzed gilding liquid containing a gold cyanide potassium (7.6x10-3 mol/l), an ammonium chloride (1.9x10 to 1 mol/l.), a sodium citrate (1.2x10-1 mol/l), and sodium hypophosphite

(1.7x10-1 mol/l) for 7.5 minutes on 80-degree C conditions, the gilding layer with a thickness of 0.03 micrometers was formed on the nickel-plating layer, and it considered as the solder pad 16.

[0135] (18) Next, soldering paste was printed to the opening 15 for solder bump formation formed in the solder resist layer 14, and by carrying out a reflow at 200 degrees C, the solder bump 17 was formed in the opening 15 for solder bump formation, and it considered as the multilayer printed wiring board (refer to drawing 11 (b)).

[0136] C. IC chip was mounted in the substrate for IC chip mounting manufactured through manufacture **** of the device for IC mounting optical communication, and the process of Above A, the resin seal was performed after that, and IC mounting substrate was obtained. . Next, by making a position carry out opposite arrangement and carrying out a reflow of this IC chip mounting substrate and the multilayer printed wiring board manufactured through the process of Above B to it at 200 degrees C, the solder bumps of both substrates were connected, the solder connection was formed, and the device for IC mounting optical communication was manufactured (refer to drawing 1).

[0137] Thus, about the obtained device for IC mounting optical communication, an optical fiber is attached in an exposure from the multilayer printed wiring board of the optical waveguide which counters a photo detector. After attaching a detector in an exposure from the multilayer printed wiring board of the optical waveguide which counters a photo detector, The place which detected the lightwave signal with the detector after making a lightwave signal calculate with delivery and IC chip through an optical fiber, The desired lightwave signal could be detected and the device for IC mounting optical communication manufactured by this example became clear [having the engine performance which can be enough satisfied as a device for optical communication].

[0138]

[Effect of the Invention] Since the device for optical communication of this invention consists of a substrate for IC chip mounting with which the photo detector and the light emitting device were mounted in the position, and a multilayer printed wiring board with which optical waveguide was formed in the position as described above, its connection loss between the mounted optics is low, and excellent in connection dependability as a device for optical communication.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the sectional view showing typically 1 operation gestalt of the device for optical communication of this invention.

[Drawing 2] It is the sectional view showing typically a part of process which manufactures the substrate for IC chip mounting which constitutes the device for optical communication of this invention.

[Drawing 3] It is the sectional view showing typically a part of process which manufactures the substrate for IC chip mounting which constitutes the device for optical communication of this invention.

[Drawing 4] It is the sectional view showing typically a part of process which manufactures the substrate for IC chip mounting which constitutes the device for optical communication of this invention.

[Drawing 5] It is the sectional view showing typically a part of process which manufactures the substrate for IC chip mounting which constitutes the device for optical communication of this invention.

[Drawing 6] It is the sectional view showing typically a part of process which manufactures the multilayer printed wiring board which constitutes the device for optical communication of this invention.

[Drawing 7] It is the sectional view showing typically a part of process which manufactures the multilayer printed wiring board which constitutes the device for optical communication of this invention.

[Drawing 8] It is the sectional view showing typically a part of process which manufactures the multilayer printed wiring board which constitutes the device for optical communication of this invention.

[Drawing 9] It is the sectional view showing typically a part of process which manufactures the multilayer printed wiring board which constitutes the device for optical communication of this invention.

[Drawing 10] It is the sectional view showing typically a part of process which manufactures the multilayer printed wiring board which constitutes the device for optical communication of this invention.

[Drawing 11] It is the sectional view showing typically a part of process which manufactures the multilayer printed wiring board which constitutes the device for optical communication of this invention.

[Description of Notations]

100 Multilayer Printed Wiring Board
101 Substrate
102 Resin Insulating Layer between Layers
104 Conductor -- Circuit
107 Bahia Hall
109 Through Hole
111 Opening for Optical Paths
114 Solder Resist Layer
118 Optical Waveguide
119 Mirror for Optical Conversion
120 Substrate for IC Chip Mounting
121 Substrate
122 Resin Insulating Layer between Layers
124 Conductor -- Circuit
127 Bahia Hall
129 Through Hole
131 Opening for Optical Elements
134 Solder Resist Layer
138 Photo Detector
139 Light Emitting Device
140 IC Chip
141 143 Solder connection
142 Conductive Layer
150 Device for Optical Communication

(19)日本国特許庁（ＪＰ）　(12) **公開特許公報（Ａ）**　(11)特許出願公開番号
特開2002－296435
（P2002－296435A）
(43)公開日　平成14年10月9日(2002.10.9)

(51)Int.Cl.[7]	識別記号	ＦＩ		テーマコード（参考）
Ｇ０２Ｂ　6/122		Ｈ０５Ｋ　1/02	Ｔ	２Ｈ０４７
Ｈ０５Ｋ　1/02		1/14	Ａ	５Ｅ３３６
1/14		1/18	Ｊ	５Ｅ３３８
1/18		3/46	Ｎ	５Ｅ３４４
3/46			Ｑ	５Ｅ３４６

審査請求　未請求　請求項の数4　ＯＬ　（全 20 頁）　最終頁に続く

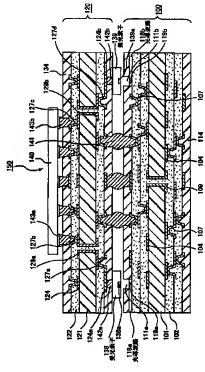
(21)出願番号　特願2001－373369(P2001－373369)
(22)出願日　平成13年12月６日(2001.12.6)
(31)優先権主張番号　特願2000－371882(P2000－371882)
(32)優先日　平成12年12月６日(2000.12.6)
(33)優先権主張国　日本（ＪＰ）

(71)出願人　000000158
イビデン株式会社
岐阜県大垣市神田町２丁目１番地
(72)発明者　浅井　元雄
岐阜県揖斐郡揖斐川町北方１－１　イビデン株式会社大垣北工場内
(74)代理人　100086586
弁理士　安富　康男

最終頁に続く

(54)【発明の名称】　光通信用デバイス

(57)【要約】
【課題】　実装した光学部品間の接続損失が低く、接続信頼性に優れる光通信用デバイスを提供する。
【解決手段】　ＩＣチップ実装用基板と多層プリント配線板とからなる光通信用デバイスであって、上記ＩＣチップ実装用基板には、上記多層プリント配線板と対向する側に、受光部および発光部がそれぞれ露出するように、受光素子および発光素子が実装され、上記多層プリント配線板には、上記ＩＣチップ実装用基板と対向する側に光導波路が形成され、上記光導波路と、上記受光素子または上記発光素子とを介して光信号を伝達することができるように構成されている光通信デバイス。



【特許請求の範囲】

【請求項１】　ＩＣチップ実装用基板と多層プリント配線板とからなる光通信用デバイスであって、前記ＩＣチップ実装用基板には、前記多層プリント配線板と対向する側に、受光部および発光部がそれぞれ露出するように、受光素子および発光素子が実装され、前記多層プリント配線板には、前記ＩＣチップ実装用基板と対向する側に光導波路が形成され、前記光導波路と、前記受光素子または前記発光素子とを介して光信号を伝達することができるように構成されていることを特徴とする光通信用デバイス。

【請求項２】　前記ＩＣチップ実装用基板は、基板上に導体回路と層間樹脂絶縁層とが積層形成され、前記基板を挟んだ導体回路同士がスルーホールにより接続され、前記層間樹脂絶縁層を挟んだ導体回路同士がバイアホールにより接続されている請求項１に記載の光通信用デバイス。

【請求項３】　前記多層プリント配線板は、基板上に導体回路と層間樹脂絶縁層とが積層形成され、前記基板を挟んだ導体回路同士がスルーホールにより接続され、前記層間樹脂絶縁層を挟んだ導体回路同士がバイアホールにより接続されている請求項１または２に記載の光通信用デバイス。

【請求項４】　前記ＩＣチップ実装用基板と前記多層プリント配線板とは、電気信号を伝達するために半田バンプが形成されている請求項１～３のいずれか１に記載の光通信用デバイス。

【発明の詳細な説明】

【０００１】

【発明の属する技術分野】本発明は、光通信用デバイスに関する。

【０００２】近年、通信分野を中心として光ファイバに注目が集まっている。特にＩＴ（情報技術）分野においては、高速インターネット網の整備に、光ファイバを用いた通信技術が必要となる。光ファイバは、①低損失、②高帯域、③細径・軽量、④無誘導、⑤省資源等の特徴を有しており、この特徴を有する光ファイバを用いた通信システムでは、従来のメタリックケーブルを用いた通信システムに比べ、中継器数を大幅に削減することができ、建設、保守が容易になり、通信システムの経済化、高信頼性化を図ることができる。

【０００３】また、光ファイバは、一つの波長の光だけでなく、多くの異なる波長の光を１本の光ファイバで同時に多重伝送することができるため、多様な用途に対応可能な大容量の伝送路を実現することができ、映像サービス等にも対応することができる。

【０００４】そこで、このようなインターネット等のネットワーク通信においては、光ファイバを用いた光通信を、基幹網の通信のみならず、基幹網と端末機器（パソコン、モバイル、ゲーム等）との通信や、端末機器同士の通信にも用いることが提案されている。このように基幹網と端末機器との通信等に光通信を用いる場合、端末機器に光通信用デバイスを取り付ける必要があり、光通信用デバイスとしては、基板に光信号を伝送する光導波路、光信号を処理する受光素子や発光素子等の光学部品を備えたものが提案されている。

【０００５】

【発明が解決しようとする課題】しかしながら、従来の光通信用デバイスは、接続信頼性の点で充分に満足のいくものではなかった。これは、接続信頼性に優れる光通信を達成するための要因、即ち、光学部品間の接続（例えば、光ファイバと光導波路との接続や、光導波路と受光素子や発光素子との接続）における低接続損失の確保を充分に行うことができなかったためであると考えられる。

【０００６】

【課題を解決するための手段】そこで、本発明者らは、光学部品間の接続における低接続損失の確保を行うために鋭意検討した結果、基板上および／または基板内に光学部品を実装する際に、各光学部品を所定の位置に実装する、即ち、各光学部品の位置ズレをなくすことにより低接続損失を確保することができることに想到し、下記の構成からなる本発明の光通信用デバイスを完成させた。

【０００７】即ち、本発明の光通信用デバイスは、ＩＣチップ実装用基板と多層プリント配線板とからなる光通信用デバイスであって、上記ＩＣチップ実装用基板には、上記多層プリント配線板と対向する側に、受光部および発光部がそれぞれ露出するように、受光素子および発光素子が実装され、上記多層プリント配線板には、上記ＩＣチップ実装用基板と対向する側に光導波路が形成され、上記光導波路と、上記受光素子または上記発光素子とを介して光信号を伝達することができるように構成されていることを特徴とする。

【０００８】また、本発明の光通信用デバイスにおいて、上記ＩＣチップ実装用基板は、基板上に導体回路と層間樹脂絶縁層とが積層形成され、上記基板を挟んだ導体回路同士がスルーホールにより接続され、上記層間樹脂絶縁層を挟んだ導体回路同士がバイアホールにより接続されていることが望ましく、上記多層プリント配線板は、基板上に導体回路と層間樹脂絶縁層とが積層形成され、上記基板を挟んだ導体回路同士がスルーホールにより接続されていることが望ましく、上記層間樹脂絶縁層を挟んだ導体回路同士がバイアホールにより接続されていることが望ましい。また、本発明の光通信用デバイスにおいて、上記ＩＣチップ実装用基板と上記多層プリント配線板とは、電気信号を伝達するために半田バンプが形成されていることが望ましい。

【０００９】

【発明の実施の形態】以下、本発明の光通信用デバイス

について説明する。本発明の光通信用デバイスは、ＩＣチップ実装用基板と多層プリント配線板とからなる光通信用デバイスであって、上記ＩＣチップ実装用基板には、上記多層プリント配線板と対向する側に、受光部および発光部がそれぞれ露出するように、受光素子および発光素子が実装され、上記多層プリント配線板には、上記ＩＣチップ実装用基板と対向する側に光導波路が形成され、上記光導波路と、上記受光素子または上記発光素子とを介して光信号を伝達することができるように構成されていることを特徴とする。

【００１０】本発明の光通信用デバイスは、所定の位置に受光素子および発光素子が実装されたＩＣチップ実装用基板と、所定の位置に光導波路が形成された多層プリント配線板とから構成されているため、実装した光学部品間の接続損失が低く、光通信用デバイスとして接続信頼性に優れる。

【００１１】また、本発明の光通信用デバイスにおいて、上記ＩＣチップ実装用基板と上記多層プリント配線板とが半田バンプを介して接続されてなる場合には、半田が有するセルフアライメント作用により両者をより確実に所定の位置に配置することができる。なお、セルフアライメント作用とは、ソルダーレジスト層が半田をはじくため、リフロー処理時に半田が自己の有する流動性により半田バンプ形成用開口の中央付近により安定な形状で存在しようとする作用をいう。このセルフアライメント作用を利用した場合、上記半田バンプを介して、上記多層プリント配線板上に、上記ＩＣチップ実装用基板を接続する際に、リフロー前には両者に位置ズレが発生していたとしても、リフロー時に上記ＩＣチップ実装用基板が移動し、該ＩＣチップ実装用基板を上記多層プリント配線板上の正確な位置に取り付けることができる。従って、上記ＩＣチップ実装用基板と上記多層プリント配線板とのそれぞれに、受光素子や発光素子、光導波路等の光学部品を正確な位置に取り付けておけば、半田バンプを介して上記多層プリント配線板上に、上記ＩＣチップ実装用基板を接続することにより接続信頼性に優れる光通信用デバイスを製造することができる。

【００１２】上記光通信用デバイスを構成するＩＣチップ実装用基板は、上記多層プリント配線板と対向する側に、受光部および発光部がそれぞれ露出するように、受光素子および発光素子が実装されている。上記受光素子としては、例えば、ＰＤ（フォトダイオード）、ＡＰＤ（アバランシェフォトダイオード）等が挙げられる。これらは、上記光通信用デバイスの構成や、要求特性等を考慮して適宜使い分ければよい。上記受光素子の材料としては、Ｓｉ、Ｇｅ、ＩｎＧａＡｓ等が挙げられる。これらのなかでは、受光感度に優れる点からＩｎＧａＡｓが望ましい。

【００１３】上記発光素子としては、例えば、ＬＤ（半導体レーザ）、ＤＦＢ－ＬＤ（分布帰還型－半導体レーザ）、ＬＥＤ（発光ダイオード）等が挙げられる。これらは、上記光通信用デバイスの構成や要求特性等を考慮して適宜使い分ければよい。

【００１４】上記発光素子の材料としては、ガリウム、砒素およびリンの化合物（ＧａＡｓＰ）、ガリウム、アルミニウムおよび砒素の化合物（ＧａＡｌＡｓ）、ガリウムおよび砒素の化合物（ＧａＡｓ）、インジウム、ガリウムおよび砒素の化合物（ＩｎＧａＡｓ）、インジウム、ガリウム、砒素およびリンの化合物（ＩｎＧａＡｓＰ）等が挙げられる。これらは、通信波長を考慮して使い分ければよく、例えば、通信波長が０．８５μｍ帯の場合にはＧａＡｌＡｓを使用することができ、通信波長が１．３μｍ帯や１．５５μｍ帯の場合には、ＩｎＧａＡｓやＩｎＧａＡｓＰを使用することができる。また、上記ＩＣチップ実装用基板は、電気信号を伝達するための半田バンプが形成されていることが望ましい。これにより、外部電子部品との間で電気信号の伝送を行うことができるからである。

【００１５】また、上記光通信用デバイスを構成する多層プリント配線板は、上記ＩＣチップ実装用基板と対向する側に光導波路が形成されている。従って、光導波路を介して光信号の伝送を行うことができる。

【００１６】上記光導波路の材料としては、例えば、石英ガラス、化合物半導体、ポリマー材料等が挙げられる。これらのなかでは、加工性に優れるとともに、多層プリント配線板の層間樹脂絶縁層との密着性に優れ、低コストである点からポリマーが望ましい。

【００１７】上記ポリマー材料としては、従来公知のものを用いることができ、具体的には、例えば、ＰＭＭＡ（ポリメチルメタクリレート）、重水素化ＰＭＭＡ、重水素フッ素化ＰＭＭＡ等のアクリル樹脂；フッ素化ポリイミド等のポリイミド樹脂；エポキシ樹脂；ＵＶ硬化性エポキシ樹脂；重水素化シリコーン樹脂等のシリコーン樹脂；ベンゾシクロブテンから製造されるポリマー等が挙げられる。

【００１８】また、上記光導波路の厚さは５～５０μｍが望ましく、その幅は１～５０μｍが望ましい。上記多層プリント配線板において、ＩＣチップ実装用基板の受光素子に対向する位置に形成された光導波路と、ＩＣチップ実装用基板の発光素子に対向する位置に形成された光導波路とは同一の材料からなるものであることが望ましい。また、上記光導波路には、光路変換ミラーが形成されていることが望ましい。光路変換ミラーを形成することにより、光路を所望の角度に変更することが可能だからである。上記光路変換ミラーの形成は、後述するように、例えば、光導波路の一端を研削することにより行うことができる。また、上記多層プリント配線板は、電気信号を伝達するための半田バンプが形成されていることが望ましい。これにより、外部電子部品との間で電気信号の伝送を行うことができるからである。

【００１９】また、本発明の光通信用デバイスにおいて、上記ＩＣチップ実装用基板と多層プリント配線板とは、上記受光素子および上記発光素子と上記光導波路とが対向するように配置され、上記受光素子または上記発光素子と上記光導波路とを介して光信号を伝達することができるように構成されている。

【００２０】具体的には、例えば、両者を半田バンプを介して接続することにより、上記受光素子および上記発光素子と上記光導波路とが対向する所定の位置に配置することができる。半田のセルフアライメント作用を利用することができるからである。

【００２１】以下、上記した構成からなる光通信用デバイスの実施形態の一例について、図面を参照しながら説明する。図１は、本発明の光通信用デバイスの一実施形態を模式的に示す断面図である。なお、図１には、ＩＣチップが実装された状態の光通信用デバイスを示す。

【００２２】図１に示すように、光通信用デバイス１５０は、ＩＣチップ１４０を実装したＩＣチップ実装用基板１２０と多層プリント配線板１００とから構成され、ＩＣチップ実装用基板１２０と多層プリント配線板１００とは、半田接続部１４１を介して電気的に接続されている。

【００２３】ＩＣチップ用実装基板１２０は、基板１２１の両面に導体回路１２４（１２４ａ、１２４ｂ）と層間樹脂絶縁層１２２とが積層形成され、基板１２１を挟んだ導体回路同士、および、層間樹脂絶縁層１２２を挟んだ導体回路同士は、それぞれ、スルーホール１２９（１２９ａ、１２９ｂ）およびバイアホール１２７（１２７ａ、１２７ｂ、１２７ｃ、１２７ｄ）により電気的に接続されている。また、ＩＣチップ用実装基板１２０の最外層には、半田バンプを備えたソルダーレジスト層１３４が形成されており、加えて、多層プリント配線板１００と対向する側の最外層は、受光部１３８ａおよび発光部１３９ａがそれぞれ露出するように、受光素子１３８および発光素子１３９を備えている。

【００２４】多層プリント配線板１００は、基板１０１の両面に導体回路１０４と層間樹脂絶縁層１０２とが積層形成され、基板１０１を挟んだ導体回路同士、および、層間樹脂絶縁層１０２を挟んだ導体回路同士は、それぞれ、スルーホール１０９およびバイアホール１０７により電気的に接続されている。また、多層プリント配線板１００のＩＣチップ用実装基板１２０と対向する側の最外層には、光路用開口１１１と半田バンプとを備えたソルダーレジスト層１１４が形成されるとともに、光路用開口１１１（１１１ａ、１１１ｂ）直下に光変換ミラー１１９（１１９ａ、１１９ｂ）を備えた光導波路１１８（１１８ａ、１１８ｂ）が形成されている。

【００２５】このような構成からなる光通信用デバイス１５０では、光ファイバ（図示せず）を介して外部から送られてきた光信号が、光導波路１１８ａに導入され、光路変換ミラー１１９ａおよび光路用開口１１１ａを介して受光素子１３８（受光部１３８ａ）に送られた後、受光素子１３８で電気信号に変換され、さらに、導電層１４２ａ－導体回路１２４ａ－バイアホール１２７ａ－スルーホール１２９ａ－バイアホール１２７ｂ－半田接続部１４３ａを介してＩＣチップ１４０に送られることとなる。

【００２６】また、ＩＣチップ１４０から送り出された電気信号は、半田接続部１４３ｂ－バイアホール１２７ｃ－スルーホール１２９ｂ－バイアホール１２７ｄ－導体回路１２４ｂ－導電層１４２ｂを介して発光素子１３９に送られた後、発光素子１３９で光信号に変換され、この光信号が発光素子１３９（発光部１３９ａ）から光路用開口１１１ｂおよび光変換ミラー１１９ｂ介して光導波路１１８ｂに導入され、さらに、光ファイバ（図示せず）を介して光信号として外部に送りだされることとなる。

【００２７】本発明の光通信用デバイスでは、ＩＣチップ実装用基板内、即ち、ＩＣチップに近い位置で、光／電気信号変換を行うため、電気信号の伝送距離が短く、より高速通信に対応することができる。また、ＩＣチップから送り出された電気信号は、上述したように光信号に変換された後、光ファイバを介して外部に送りだされるだけでなく、半田バンプを介して多層プリント配線板に送られ、該多層プリント配線板の導体回路（バイアホール、スルーホールを含む）を介して、多層プリント配線板に実装された他のＩＣチップ等の電子部品に送られることとなる。

【００２８】次に、本発明の光通信用デバイスを製造する方法について説明する。上記光通信用デバイスは、例えば、、ＩＣチップ実装用基板と多層プリント配線板とを別々に製造した後、ＩＣチップ実装用基板の受光素子および発光素子と、多層プリント配線板の導体回路とが対向するように両者を配置し、さらに、リフロー処理により、両者の位置を調整しながら半田バンプ同士を接続し、半田接続部を形成することにより製造する。従って、ここでは、まず、ＩＣチップ実装用基板の製造方法と、多層プリント配線板の製造方法とを別々に説明し、その後、両者を接続する方法について説明することとする。

【００２９】まず、ＩＣチップ実装用基板の製造方法について説明する。

（１）絶縁性基板を出発材料とし、まず、該絶縁性基板上に導体回路を形成する。上記絶縁性基板としては、例えば、ガラスエポキシ基板、ポリエステル基板、ポリイミド基板、ビスマレイミドートリアジン（ＢＴ）樹脂基板、熱硬化性ポリフェニレンエーテル基板、銅張積層板、ＲＣＣ基板等が挙げられる。また、窒化アルミニウム基板等のセラミック基板や、シリコン基板を用いてもよい。上記導体回路は、例えば、上記絶縁性基板の表面

に無電解めっき処理等によりベタの導体層を形成した後、エッチング処理を施すことにより形成することができる。また、銅張積層板やＲＣＣ基板にエッチング処理を施すことにより形成してもよい。

【００３０】また、上記絶縁性基板を挟んだ導体回路間の接続をスルーホールにより行う場合には、例えば、上記絶縁性基板にドリルやレーザ等を用いて貫通孔を形成した後、無電解めっき処理等を施すことによりスルーホールを形成しておく。なお、上記貫通孔の直径は、通常、１００～３００μｍである。また、スルーホールを形成した場合には、該スルーホール内に樹脂充填材を充填することが望ましい。

【００３１】（２）次に、必要に応じて、導体回路の表面に粗化形成処理を施す。上記粗化形成処理としては、例えば、黒化（酸化）－還元処理、第二銅錯体と有機酸塩とを含むエッチング液等を用いたエッチング処理、ＣｕーＮｉ－Ｐ針状合金めっきによる処理等を挙げることができる。ここで、粗化面を形成した場合、該粗化面の平均粗度は、通常、０．１～５μｍが望ましく、導体回路と層間樹脂絶縁層との密着性、導体回路の電気信号伝送能に対する影響等を考慮すると２～４μｍがより望ましい。なお、この粗化形成処理は、スルーホール内に樹脂充填材を充填する前に行い、スルーホールの壁面にも粗化面を形成してもよい。スルーホールと樹脂充填材との密着性が向上するからである。

【００３２】（３）次に、導体回路を形成した基板上に、熱硬化性樹脂、感光性樹脂、熱硬化性樹脂の一部がアクリル化された樹脂や、これらと熱可塑性樹脂とを含む樹脂複合体からなる未硬化の樹脂層を形成するか、または、熱可塑性樹脂からなる樹脂層を形成する。上記未硬化の樹脂層は、未硬化の樹脂をロールコーター、カーテンコーター等により塗布したり、未硬化（半硬化）の樹脂フィルムを熱圧着したりすることにより形成することができる。また、上記熱可塑性樹脂からなる樹脂層は、フィルム上に成形した樹脂成形体を熱圧着することにより形成することができる。

【００３３】これらのなかでは、未硬化（半硬化）の樹脂フィルムを熱圧着する方法が望ましく、樹脂フィルムの圧着は、例えば、真空ラミネータ等を用いて行うことができる。また、圧着条件は特に限定されず、樹脂フィルムの組成等を考慮して適宜選択すればよいが、通常は、圧力０．２５～１．０ＭＰａ、温度４０～７０℃、真空度１３～１３００Ｐａ、時間１０～１２０秒程度の条件で行うことが望ましい。

【００３４】上記熱硬化性樹脂としては、例えば、エポキシ樹脂、フェノール樹脂、ポリイミド樹脂、ポリエステル樹脂、ビスマレイミド樹脂、ポリオレフィン系樹脂、ポリフェニレンエーテル樹脂、ポリフェニレン樹脂、フッ素樹脂等が挙げられる。上記エポキシ樹脂の具体例としては、例えば、フェノールノボラック型、クレゾールノボラック型等のノボラック型エポキシ樹脂や、ジシクロペンタジエン変成した脂環式エポキシ樹脂等が挙げられる。

【００３５】上記感光性樹脂としては、例えば、アクリル樹脂等が挙げられる。また、上記熱硬化性樹脂の一部をアクリル化した樹脂としては、例えば、上記した熱硬化性樹脂の熱硬化基とメタクリル酸やアクリル酸とをアクリル化反応させたもの等が挙げられる。

【００３６】上記熱可塑性樹脂としては、例えば、フェノキシ樹脂、ポリエーテルスルフォン（ＰＥＳ）、ポリスルフォン（ＰＳＦ）、ポリフェニレンスルフォン（ＰＰＳ）ポリフェニレンサルファイド（ＰＰＥＳ）、ポリフェニレンエーテル（ＰＰＥ）ポリエーテルイミド（ＰＩ）等が挙げられる。

【００３７】また、上記樹脂複合体としては、熱硬化性樹脂や感光性樹脂（熱硬化性樹脂の一部をアクリル化した樹脂も含む）と熱可塑性樹脂とを含むものであれば特に限定されず、熱硬化性樹脂と熱可塑性樹脂との具体的な組み合わせとしては、例えばフェノール樹脂／ポリエーテルスルフォン、ポリイミド樹脂／ポリスルフォン、エポキシ樹脂／ポリエーテルスルフォン、エポキシ樹脂／フェノキシ樹脂等が挙げられる。また、感光性樹脂と熱可塑性樹脂との具体的な組み合わせとしては、例えば、アクリル樹脂／フェノキシ樹脂、エポキシ基の一部をアクリル化したエポキシ樹脂とポリエーテルスルフォン等が挙げられる。

【００３８】また、上記樹脂複合体における熱硬化性樹脂や感光性樹脂と熱可塑性樹脂との配合比率は、熱硬化性樹脂または感光性樹脂／熱可塑性樹脂＝９５／５～５０／５０が望ましい。耐熱性を損なうことなく、高い靭性値を確保することができるからである。

【００３９】また、上記樹脂層は、２層以上の異なる樹脂層から構成されていてもよい。具体的には、例えば、下層が熱硬化性樹脂または感光性樹脂／熱可塑性樹脂＝５０／５０の樹脂複合体から形成され、上層が熱硬化性樹脂または感光性樹脂／熱可塑性樹脂＝９０／１０の樹脂複合体から形成されている等である。このような構成にすることにより、絶縁性基板との優れた密着性を確保するとともに、後工程でバイアホール用開口等を形成する際の形成容易性を確保することができる。

【００４０】また、上記樹脂層は、粗化面形成用樹脂組成物を用いて形成してもよい。上記粗化面形成用樹脂組成物とは、例えば、酸、アルカリおよび酸化剤から選ばれる少なくとも１種からなる粗化液に対して難溶性の未硬化の耐熱性樹脂マトリックス中に、酸、アルカリおよび酸化剤から選ばれる少なくとも１種からなる粗化液に対して可溶性の物質が分散されたものである。なお、上記「難溶性」および「可溶性」という語は、同一の粗化液に同一時間浸漬した場合に、相対的に溶解速度の早いものを便宜上「可溶性」といい、相対的に溶解速度の遅

いものを便宜上「難溶性」と呼ぶ。

【００４１】上記耐熱性樹脂マトリックスとしては、層間樹脂絶縁層に上記粗化液を用いて粗化面を形成する際に、粗化面の形状を保持することができるものが好ましく、例えば、熱硬化性樹脂、熱可塑性樹脂、これらの複合体等が挙げられる。また、感光性樹脂を用いることにより、層間樹脂絶縁層に露光、現像処理を用いてバイアホール用開口を形成してもよい。

【００４２】上記熱硬化性樹脂としては、例えば、エポキシ樹脂、フェノール樹脂、ポリイミド樹脂、ポリオレフィン樹脂、フッ素樹脂等が挙げられる。また、上記熱硬化性樹脂を感光化する場合は、メタクリル酸やアクリル酸等を用い、熱硬化基を（メタ）アクリル化反応させる。

【００４３】上記エポキシ樹脂としては、例えば、クレゾールノボラック型エポキシ樹脂、ビスフェノールＡ型エポキシ樹脂、ビスフェノールＦ型エポキシ樹脂、フェノールノボラック型エポキシ樹脂、アルキルフェノールノボラック型エポキシ樹脂、ビフェノールＦ型エポキシ樹脂、ナフタレン型エポキシ樹脂、ジシクロペンタジエン型エポキシ樹脂、フェノール類とフェノール性水酸基を有する芳香族アルデヒドとの縮合物のエポキシ化物、トリグリシジルイソシアヌレート、脂環式エポキシ樹脂等が挙げられる。これらは、単独で用いてもよく、２種以上併用してもよい。それにより、耐熱性等に優れるものとなる。

【００４４】上記熱可塑性樹脂としては、例えば、フェノキシ樹脂、ポリエーテルスルフォン、ポリスルフォン、ポリフェニレンスルフォン、ポリフェニレンサルファイド、ポリフェニルエーテル、ポリエーテルイミド等が挙げられる。これらは単独で用いてもよいし、２種以上併用してもよい。

【００４５】上記酸、アルカリおよび酸化剤から選ばれる少なくとも１種からなる粗化液に対して可溶性の物質は、無機粒子、樹脂粒子および金属粒子から選ばれる少なくとも１種であることが望ましい。

【００４６】上記無機粒子としては、例えば、アルミニウム化合物、カルシウム化合物、カリウム化合物、マグネシウム化合物、ケイ素化合物等が挙げられる。これらは単独で用いてもよいし、２種以上併用してもよい。

【００４７】上記アルミニウム化合物としては、例えば、アルミナ、水酸化アルミニウム等が挙げられ、上記カルシウム化合物としては、例えば、炭酸カルシウム、水酸化カルシウム等が挙げられ、上記カリウム化合物としては、例えば、炭酸カリウム等が挙げられ、上記マグネシウム化合物としては、例えば、マグネシア、ドロマイト、塩基性炭酸マグネシウム、タルク等が挙げられ、上記ケイ素化合物としては、例えば、シリカ、ゼオライト等が挙げられる。これらは単独で用いてもよいし、２種以上併用してもよい。

【００４８】上記アルミナ粒子は、ふっ酸で溶解除去することができ、炭酸カルシウムは塩酸で溶解除去することができる。また、ナトリウム含有シリカやドロマイトはアルカリ水溶液で溶解除去することができる。

【００４９】上記樹脂粒子としては、例えば、熱硬化性樹脂、熱可塑性樹脂等からなるものが挙げられ、酸、アルカリおよび酸化剤から選ばれる少なくとも１種からなる粗化液に浸漬した場合に、上記耐熱性樹脂マトリックスよりも溶解速度の早いものであれば特に限定されず、具体的には、例えば、アミノ樹脂（メラミン樹脂、尿素樹脂、グアナミン樹脂等）、エポキシ樹脂、フェノール樹脂、フェノキシ樹脂、ポリイミド樹脂、ポリフェニレン樹脂、ポリオレフィン樹脂、フッ素樹脂、ビスマレイミドートリアジン樹脂等挙げられる。これらは、単独で用いてもよく、２種以上併用してもよい。なお、上記樹脂粒子は予め硬化処理されていることが必要である。硬化させておかないと上記樹脂粒子が樹脂マトリックスを溶解させる溶剤に溶解してしまうこととなるからである。

【００５０】また、上記樹脂粒子としては、ゴム粒子や液相樹脂、液相ゴム等を用いてもよい。上記ゴム粒子としては、例えば、アクリロニトリルーブタジエンゴム、ポリクロロプレンゴム、ポリイソプレンゴム、アクリルゴム、多硫系剛性ゴム、フッ素ゴム、ウレタンゴム、シリコーンゴム、ＡＢＳ樹脂等が挙げられる。また、例えば、ポリブタジエンゴム、エポキシ変性、ウレタン変性、（メタ）アクリロニトリル変性等の各種変性ポリブタジエンゴム、カルボキシル基を含有した（メタ）アクリロニトリル・ブタジエンゴム等を使用してもよい。

【００５１】上記液相樹脂としては、上記熱硬化性樹脂の未硬化溶液を使用することができ、このような液相樹脂の具体例としては、例えば、未硬化のエポキシオリゴマーとアミン系硬化剤の混合液等が挙げられる。上記液相ゴムとしては、例えば、上記したポリブタジエンゴム、エポキシ変性、ウレタン変性、（メタ）アクリロニトリル変性等の各種変性ポリブタジエンゴム、カルボキシル基を含有した（メタ）アクリロニトリル・ブタジエンゴム等の未硬化溶液等を使用することができる。

【００５２】上記液相樹脂や液相ゴムを用いて上記感光性樹脂組成物を調製する場合には、耐熱性樹脂マトリックスと可溶性の物質とが均一に相溶しない（つまり相分離するように）ように、これらの物質を選択する必要がある。上記基準により選択された耐熱性樹脂マトリックスと可溶性の物質とを混合することにより、上記耐熱性樹脂マトリックスの「海」の中に液相樹脂または液相ゴムの「島」が分散している状態、または、液相樹脂または液相ゴムの「海」の中に、耐熱性樹脂マトリックスの「島」が分散している状態の感光性樹脂組成物を調製することができる。そして、このような状態の感光性樹脂組成物を硬化させた後、「海」または「島」の液相樹脂

または液相ゴムを除去することにより粗化面を形成することができる。

【００５３】上記金属粒子としては、例えば、金、銀、銅、スズ、亜鉛、ステンレス、アルミニウム、ニッケル、鉄、鉛等が挙げられる。これらは、単独で用いてもよく、２種以上併用してもよい。また、上記金属粒子は、絶縁性を確保するために、表層が樹脂等により被覆されていてもよい。

【００５４】上記可溶性の物質を、２種以上混合して用いる場合、混合する２種の可溶性の物質の組み合わせとしては、樹脂粒子と無機粒子との組み合わせが望ましい。両者とも導電性が低くいため、層間樹脂絶縁層の絶縁性を確保することができるとともに、硬溶性樹脂との間で熱膨張の調整が図りやすく、粗化面形成用樹脂組成物からなる層間樹脂絶縁層にクラックが発生せず、層間樹脂絶縁層と導体回路との間で剥離が発生しないからである。

【００５５】上記粗化液として用いる酸としては、例えば、リン酸、塩酸、硫酸、硝酸や、蟻酸、酢酸等の有機酸等が挙げられるが、これらのなかでは有機酸を用いることが望ましい。粗化処理した場合に、バイアホールから露出する金属導体層を腐食させにくいからである。上記酸化剤としては、例えば、クロム酸、クロム硫酸、アルカリ性過マンガン酸塩（過マンガン酸カリウム等）の水溶液等を用いることが望ましい。また、上記アルカリとしては、水酸化ナトリウム、水酸化カリウム等の水溶液が望ましい。

【００５６】上記可溶性の物質の平均粒径は、１０μｍ以下が望ましい。また、平均粒径が２μｍ以下の平均粒径の相対的に大きな粗粒子と平均粒径が相対的に小さな微粒子とを組み合わせて使用してもよい。即ち、平均粒径が０．１～０．５μｍの可溶性の物質と平均粒径が１～２μｍの可溶性の物質とを組み合わせる等である。

【００５７】このように、平均粒子と相対的に大きな粗粒子と平均粒径が相対的に小さな微粒子とを組み合わせることにより、無電解めっき膜の溶解残渣をなくし、めっきレジスト下のパラジウム触媒量を少なくし、さらに、浅くて複雑な粗化面を形成することができる。さらに、複雑な粗化面を形成することにより、粗化面の凹凸が小さくても実用的なピール強度を維持することができる。上記粗粒子は平均粒径が０．８μｍを超え２．０μｍ未満であり、微粒子は平均粒径が０．１～０．８μｍであることが望ましい。

【００５８】（４）次に、その材料として熱硬化性樹脂や樹脂複合体を用いた層間樹脂絶縁層を形成する場合には、未硬化の樹脂絶縁層に硬化処理を施すとともに、バイアホール用開口を形成し、層間樹脂絶縁層とする。また、この工程では、必要に応じて、貫通孔を形成してもよい。上記バイアホール用開口は、レーザ処理により形成することが望ましい。また、層間樹脂絶縁層の材料として感光性樹脂を用いた場合には、露光現像処理により形成してもよい。

【００５９】また、その材料として熱可塑性樹脂を用いた層間樹脂絶縁層を形成する場合には、熱可塑性樹脂からなる樹脂層にバイアホール用開口を形成し、層間樹脂絶縁層とする。この場合、バイアホール用開口は、レーザ処理を施すことにより形成することができる。また、この工程で貫通孔を形成する場合、該貫通孔は、ドリル加工やレーザ処理等により形成すればよい。

【００６０】上記レーザ処理に使用するレーザとしては、例えば、炭酸ガスレーザ、紫外線レーザ、エキシマレーザ等が挙げられる。これらのなかでは、エキシマレーザや短パルスの炭酸ガスレーザが望ましい。

【００６１】また、エキシマレーザのなかでも、ホログラム方式のエキシマレーザを用いることが望ましい。ホログラム方式とは、レーザ光をホログラム、集光レンズ、レーザマスク、転写レンズ等を介して目的物に照射する方式であり、この方式を用いることにより、一度の照射で樹脂フィルム層に多数の開口を効率的に形成することができる。

【００６２】また、炭酸ガスレーザを用いる場合、そのパルス間隔は、10^{-4}～10^{-8}秒であることが望ましい。また、開口を形成するためのレーザを照射する時間は、１０～５００μ秒であることが望ましい。また、光学系レンズと、マスクとを介してレーザ光を照射することにより、一度に多数のバイアホール用開口を形成することができる。光学系レンズとマスクとを介することにより、同一強度で、かつ、照射強度が同一のレーザ光を複数の部分に照射することができるからである。このようにしてバイアホール用開口を形成した後、必要に応じて、デスミア処理を施してもよい。

【００６３】（５）次に、バイアホール用開口の内壁を含む層間樹脂絶縁層の表面に、導体回路を形成する。導体回路を形成するあたっては、まず、層間樹脂絶縁層の表面に薄膜導体層を形成する。上記薄膜導体層は、無電解めっき、スパッタリング等の方法により形成することができる。

【００６４】上記薄膜導体層の材質としては、例えば、銅、ニッケル、スズ、亜鉛、コバルト、タリウム、鉛等が挙げられる。これらのなかでは、電気特性、経済性等に優れる点から銅や銅およびニッケルからなるものが望ましい。また、上記薄膜導体層の厚さとしては、無電解めっきにより薄膜導体層を形成する場合には、０．３～２．０μｍが望ましく、０．６～１．２μｍがより望ましい。また、スパッタリングにより形成する場合には、０．１～１．０μｍが望ましい。

【００６５】また、上記薄膜導体層を形成する前に、層間樹脂絶縁層の表面に粗化面を形成しておいてもよい。粗化面を形成することにより、層間樹脂絶縁層と薄膜導体層との密着性を向上させることができる。特に、粗化

面形成用樹脂組成物を用いて層間樹脂絶縁層を形成した場合には、酸や酸化剤等を用いて粗化面を形成することが望ましい。

【００６６】また、上記（４）の工程で貫通孔を形成した場合には、層間樹脂絶縁層上に薄膜導体層を形成する際に、貫通孔の壁面にも薄膜導体層を形成することによりスルーホールとしてもよい。

【００６７】（６）次いで、その表面に薄膜導体層が形成された基板の上にめっきレジストを形成する。上記めっきレジストは、例えば、感光性ドライフィルムを張り付けた後、めっきレジストパターンが描画されたガラス基板等からなるフォトマスクを密着配置し、露光現像処理を施すことにより形成することができる。

【００６８】（７）その後、薄膜導体層をめっきリードとして電気めっきを行い、上記めっきレジスト非形成部に電気めっき層を形成する。上記電気めっきとしては、銅めっきが望ましい。また、上記電気めっき層の厚さ、５～２０μｍが望ましい。

【００６９】その後、上記めっきレジストと該めっきレジスト下の無電解めっき膜および薄膜導体層とを除去することにより導体回路（バイアホールを含む）を形成することができる。上記めっきレジストの除去は、例えば、アルカリ水溶液等を用いて行えばよく、上記薄膜導体層の除去は、硫酸と過酸化水素との混合液、過硫酸ナトリウム、過硫酸アンモニウム、塩化第二鉄、塩化第二銅等のエッチング液を用いて行えばよい。また、上記導体回路を形成した後、必要に応じて、層間樹脂絶縁層上の触媒を酸や酸化剤を用いて除去してもよい。電気特性の低下を防止することができるからである。また、このめっきレジストを形成した後、電気めっき層を形成する方法（工程（６）および（７））に代えて、薄膜導体層上の全面に電気めっき層を形成した後、エッチング処理を施す方法を用いて導体回路を形成してもよい。

【００７０】また、上記（４）および（５）の工程においてスルーホールを形成した場合には、該スルーホール内に樹脂充填材を充填してもよい。また、スルーホール内に樹脂充填材を充填した場合、必要に応じて、無電解めっきを行うことにより樹脂充填材層の表層部を覆う蓋めっき層を形成してもよい。

【００７１】（８）次に、蓋めっき層を形成した場合には、必要に応じて、該蓋めっき層の表面に粗化処理を行い、さらに、必要に応じて、（３）～（７）の工程を繰り返すことにより、その両面に層間樹脂絶縁層と導体回路とを積層形成する。なお、この工程では、スルーホールを形成してもよいし、形成しなくてもよい。

【００７２】（９）次に、導体回路と層間樹脂絶縁層とを形成した基板の最外層にソルダーレジスト層を形成する。上記ソルダーレジスト層は、例えば、ポリフェニレンエーテル樹脂、ポリオレフィン樹脂、フッ素樹脂、熱可塑性エラストマー、エポキシ樹脂、ポリイミド樹脂等からなるソルダーレジスト組成物を用いて形成することができる。

【００７３】また、上記以外のソルダーレジスト組成物としては、例えば、ノボラック型エポキシ樹脂の（メタ）アクリレート、イミダゾール硬化剤、２官能性（メタ）アクリル酸エステルモノマー、分子量５００～５０００程度の（メタ）アクリル酸エステルの重合体、ビスフェノール型エポキシ樹脂等からなる熱硬化性樹脂、多価アクリル系モノマー等の感光性モノマー、グリコールエーテル系溶剤などを含むペースト状の流動体が挙げられ、その粘度は２５℃で１～１０Ｐａ・ｓに調整されていることが望ましい。

【００７４】（１０）次に、上記ソルダーレジスト層に、半田バンプ形成用開口と光学素子実装用開口とを形成する。上記半田バンプ形成用開口の形成は、バイアホール用開口を形成する方法と同様の方法、即ち、露光現像処理やレーザ処理を用いて行うことができる。また、ソルダーレジスト層を形成する際に、予め、所望の位置に開口を有する樹脂フィルムを作製し、該樹脂フィルムを張り付けることにより、半田バンプ形成用開口と光学素子実装用開口とを有するソルダーレジスト層を形成してもよい。

【００７５】（１１）次に、上記半田バンプ形成用開口を形成することにより露出した導体回路部分を、必要に応じて、ニッケル、パラジウム、金、銀、白金等の耐食性金属により被覆し、半田パッドとする。これらのなかでは、ニッケル－金、ニッケル－銀、ニッケル－パラジウム、ニッケル－パラジウム－金等の金属により被覆層を形成することが望ましい。上記被覆層は、例えば、めっき、蒸着、電着等により形成することができるが、これらのなかでは、被覆層の均一性に優れるという点からめっきにより形成することが望ましい。また、この工程では、光学素子実装用開口を形成することにより露出した導体回路部分にも被覆層を形成することが望ましい。

【００７６】（１２）次に、上記半田パッドに相当する部分に開口部が形成されたマスクを介して、上記半田パッドに半田ペーストを充填した後、リフローすることにより半田バンプを形成する。

【００７７】（１３）さらに、ソルダーレジスト層に光学素子（受光素子および発光素子）を実装する。光学素子の実装は、例えば、上記（１２）の工程で光学素子実装用開口にも半田ペーストを充填しておき、さらに、リフローを行う際に、上記光学素子を取り付けることにより半田（導電層）を介して実装すればよい。また、半田ペーストに代えて、導電性接着剤等を用いて光学素子を実装してもよい。これらの方法を用いた場合には、受光素子および発光素子はソルダーレジスト層の表面に実装されることとなる。

【００７８】また、上記した表面実装する方法に代えて、上記（１０）の工程で光学素子実装用開口を形成す

る際に光学素子を収納することができる大きさで開口を形成し、その後、導電性接着剤を介して開口内に光学素子を収納することにより実装してもよい。この場合、受光素子および発光素子はソルダーレジスト層に内蔵されることとなる。このような工程を経ることにより、本発明の光通信用デバイスを構成するＩＣチップ実装用基板を製造することができる。

【００７９】次に、多層プリント配線板の製造方法について説明する。

（１）まず、上記ＩＣチップ実装用基板の製造方法の（１）～（８）と同様の工程を行いその両面に導体回路と層間樹脂絶縁層とが繰り返し積層形成された基板を作製する。なお、この工程でも、スルーホールを適宜形成しておく。

【００８０】（２）次に、ＩＣチップ実装用基板と対向する側の層間樹脂絶縁層上の導体回路非形成部に光導波路を形成する。上記光導波路の形成は、その材料に石英ガラス等の無機材料を用いて行う場合、予め、所定の形状に成形しておいた光導波路を接着剤を介して取り付けることにより行うことができる。また、上記無機材料からなる光導波路は、例えば、ＬｉＮｂO_3、ＬｉＴａO_3等の無機材料を液相エピタキシャル法、化学堆積法（ＣＶＤ）、分子線エピタキシャル法等により成膜させることにより形成することができる。

【００８１】また、上記光導波路をポリマー材料を用いて形成する場合は、予め、基板や離型フィルム上でフィルム状に成形しておいた光導波路形成用フィルムを層間樹脂絶縁層上に張り付けたり、層間樹脂絶縁層上に直接形成することより、光導波路を形成することができる。具体的には、選択重合法、反応性イオンエッチングとフォトリソグラフィーとを用いる方法、直接露光法、射出成形を用いる方法、フォトプリーチング法、これらを組み合わせた方法等を用いて形成することができる。なお、これらの方法は、光導波路を基板や離型フィルム上に形成する場合にも、層間樹脂絶縁層上に形成する直接形成する場合にも用いることができる。

【００８２】また、上記光導波路には、光路変換ミラーを形成する。上記光路変換ミラーを層間樹脂絶縁層上に取り付ける前に形成しておいてもよいし、層間樹脂絶縁層上に取り付けた後に形成してもよいが、該光導波路を層間樹脂絶縁層上に直接形成する場合を除いて、予め光路変換ミラーを形成しておくことが望ましい。作業を容易に行うことができ、また、作業時に多層プリント配線板を構成する他の部材、例えば、導体回路や層間樹脂絶縁層等に傷を付けたり、これらを破損させたりするおそれがないからである。

【００８３】上記光路変換ミラーを形成する方法としては特に限定されず、従来公知の形成方法を用いることができる。具体的には、先端が Ｖ形９０° のダイヤモンドソーや刃物による機械加工、反応性イオンエッチングによる加工、レーザアプレーション等を用いることができる。

【００８４】（３）次に、光導波路を形成した基板の最外層にソルダーレジスト層を形成する。上記ソルダーレジスト層は、例えば、上記ＩＣチップ実装用基板のソルダーレジスト層を形成する際に用いた樹脂組成物と同様の樹脂組成物を用いて形成することができる。

【００８５】（４）次に、ＩＣチップ実装用基板と対向する側のソルダーレジスト層に半田バンプ形成用開口と光路用開口とを形成する。上記半田バンプ形成用開口と光路用開口との形成は、ＩＣチップ実装用基板に半田バンプ形成用開口を形成する方法と同様の方法、即ち、露光現像処理やレーザ処理等を用いて行うことができる。なお、上記半田バンプ形成用開口の形成と、光路用開口の形成とは同時に行ってもよいし、別々に行ってもよい。

【００８６】これらのなかでは、ソルダーレジスト層を形成する際に、その材料として感光性樹脂を含む樹脂組成物を塗布し、露光現像処理を施すことにより半田バンプ形成用開口と光路用開口とを形成する方法を選択することが望ましい。露光現像処理により光路用開口を形成する場合には、開口形成時に、該光路用開口の下に存在する光導波路に傷を付けるおそれがないからである。また、ソルダーレジスト層を形成する際に、予め、所望の位置に開口を有する樹脂フィルムを作製し、該樹脂フィルムを張り付けることにより、半田バンプ形成用開口と光路用開口とを有するソルダーレジスト層を形成してもよい。

【００８７】また、必要に応じて、ＩＣチップ実装用基板と対向する面と反対側のソルダーレジスト層にも半田バンプ形成用開口を形成してもよい。後工程を経ることにより、ＩＣチップ実装用基板と対向する面と反対側のソルダーレジスト層にも外部接続端子を形成することができるからである。

【００８８】（５）次に、上記半田バンプ形成用開口を形成することにより露出した導体回路部分を、必要に応じて、ニッケル、パラジウム、金、銀、白金等の耐食性金属により被覆し、半田パッドとする。具体的には、ＩＣチップ実装用基板に半田パッドを形成する方法と同様の方法を用いて行えばよい。

【００８９】（６）次に、上記半田パッドに相当する部分に開口部が形成されたマスクを介して、上記半田パッドに半田ペーストを充填した後、リフローすることにより半田バンプを形成する。また、ＩＣチップ実装用基板と対向する面と反対側のソルダーレジスト層では、外部基板接続面に、ピンを配設したり、半田ボールを形成したりすることにより、ＰＧＡ（Pin Grid Array）やＢＧＡ（Ball Grid Array)としてもよい。このような工程を経ることにより、本発明の光通信用デバイスを構成する多層プリント配線板を製造することができる。

【００９０】次に、上記した方法で製造したＩＣチップ実装用基板と多層プリント配線板とを用い、光通信用デバイスを製造する方法について説明する。まず、上記ＩＣチップ実装用基板の半田バンプと、上記多層プリント配線板の半田バンプとにより半田接続部を形成し、両者を電気的に接続する。即ち、ＩＣチップ実装用基板と多層プリント配線板とをそれぞれ所定の位置に、所定の向きで対向配置し、リフローすることにより両者を接続する。

【００９１】また、この工程では、ＩＣチップ実装用基板と多層プリント配線板とを両者の半田バンプを用いて接続するため、両者を対向配置した際に、両者の間で若干の位置ズレが存在していても、リフロー時に半田によるセルフアライメント効果で両者を所定の位置に配置することができる。

【００９２】次に、上記ＩＣチップ実装用基板にＩＣチップを実装し、その後、必要に応じて、樹脂封止を行うことにより光通信用デバイスとする。上記ＩＣチップの実装は従来公知の方法で行うことができる。また、ＩＣチップの実装を、ＩＣチップ実装用基板と多層プリント配線板とを接続する前に行い、ＩＣチップを実装したＩＣチップ実装用基板と多層プリント配線板とを接続することにより光通信用デバイスとしてもよい。

【００９３】

【実施例】以下、本発明をさらに詳細に説明する。

（実施例１）

Ａ．ＩＣチップ実装基板の作製

Ａ－１．層間樹脂絶縁層用樹脂フィルムの作製

ビスフェノールＡ型エポキシ樹脂（エポキシ当量４６９、油化シェルエポキシ社製エピコート１００１）３０重量部、クレゾールノボラック型エポキシ樹脂（エポキシ当量２１５、大日本インキ化学工業社製　エピクロンＮ－６７３）４０重量部、トリアジン構造含有フェノールノボラック樹脂（フェノール性水酸基当量１２０、大日本インキ化学工業社製　フェノライトＫＡ－７０５２）３０重量部をエチルジグリコールアセテート２０重量部、ソルベントナフサ２０重量部に攪拌しながら加熱溶解させ、そこへ末端エポキシ化ポリブタジエンゴム（ナガセ化成工業社製　デナレックスＲ－４５ＥＰＴ）１５重量部と２－フェニルー４、５－ビス（ヒドロキシメチル）イミダゾール粉砕品１．５重量部、微粉砕シリカ２重量部、シリコン系消泡剤０．５重量部を添加しエポキシ樹脂組成物を調製した。得られたエポキシ樹脂組成物を厚さ３８μｍのＰＥＴフィルム上に乾燥後の厚さが５０μｍとなるようにロールコーターを用いて塗布した後、８０～１２０℃で１０分間乾燥させることにより、層間樹脂絶縁層用樹脂フィルムを作製した。

【００９４】Ａ－２．貫通孔充填用樹脂組成物の調製

ビスフェノールＦ型エポキシモノマー（油化シェル社製、分子量：３１０、ＹＬ９８３Ｕ）１００重量部、表面にシランカップリング剤がコーティングされた平均粒径が１．６μｍで、最大粒子の直径が１５μｍ以下のＳｉO_2球状粒子（アドテック社製、ＣＲＳ　１１０１－ＣＥ）１７０重量部およびレベリング剤（サンノプコ社製　ペレノールＳ４）１．５重量部を容器にとり、撹拌混合することにより、その粘度が２３±１℃で４５～４９Ｐａ・ｓの樹脂充填材を調製した。なお、硬化剤として、イミダゾール硬化剤（四国化成社製、２Ｅ４ＭＺ－ＣＮ）６．５重量部を用いた。

【００９５】Ａ－３．ＩＣチップ実装用基板の製造

（１）厚さ０．８ｍｍのガラスエポキシ樹脂またはＢＴ（ビスマレイミドトリアジン）樹脂からなる絶縁性基板２１の両面に１８μｍの銅箔２８がラミネートされている銅張積層板を出発材料とした（図２（ａ）参照）。まず、この銅張積層板をドリル削孔し、無電解めっき処理を施し、パターン状にエッチングすることにより、基板２１の両面に導体回路２４とスルーホール２９とを形成した。

【００９６】（２）スルーホール２９と導体回路２４とを形成した基板を水洗いし、乾燥した後、ＮａＯＨ（１０ｇ／ｌ）、$NaClO_2$（４０ｇ／ｌ）、Na_3PO_4（６ｇ／ｌ）を含む水溶液を黒化浴（酸化浴）とする黒化処理、および、ＮａＯＨ（１０ｇ／ｌ）、$NaBH_4$（６ｇ／ｌ）を含む水溶液を還元浴とする還元処理を行い、スルーホール２９を含む導体回路２４の表面に粗化面２４ａ、２９ａを形成した（図２（ｂ）参照）。

【００９７】（３）上記Ａ－２に記載した樹脂充填材を調製した後、下記の方法により調製後２４時間以内に、スルーホール２９内および基板２１の片面の導体回路非形成部と導体回路２４の外縁部とに樹脂充填材３０′の層を形成した。すなわち、まず、スキージを用いてスルーホール内に樹脂充填材を押し込んだ後、１００℃、２０分の条件で乾燥させた。次に、導体回路非形成部に相当する部分が開口したマスクを基板上に載置し、スキージを用いて凹部となっている導体回路非形成部にも樹脂充填材を充填し、１００℃、２０分の条件で乾燥させることにより樹脂充填材３０′の層を形成した（図２（ｃ）参照）。

【００９８】（４）上記（３）の処理を終えた基板の片面を、＃６００のベルト研磨紙（三共理化学社製）を用いたベルトサンダー研磨により、導体回路２４の表面やスルーホール２９のランド表面に樹脂充填材３０′が残らないように研磨し、次いで、上記ベルトサンダー研磨による傷を取り除くためのバフ研磨を行った。このような一連の研磨を基板の他方の面についても同様に行った。次いで、１００℃で１時間、１２０℃で３時間、１５０℃で１時間、１８０℃で７時間の加熱処理を行って樹脂充填材層３０を形成した。

【００９９】このようにして、スルーホール２９や導体回路非形成部に形成された樹脂充填材３０の表層部およ

び導体回路２４の表面を平坦化し、樹脂充填材３０と導体回路２４の側面２４ａとが粗化面を介して強固に密着し、また、スルーホール２９の内壁面２９ａと樹脂充填材３０とが粗化面を介して強固に密着した絶縁性基板を得た（図２（ｄ）参照）。この工程により、樹脂充填材層３０の表面と導体回路２４の表面とが同一平面となる。

【０１００】（５）上記基板を水洗、酸性脱脂した後、ソフトエッチングし、次いで、エッチング液を基板の両面にスプレイで吹き付けて、導体回路２４の表面とスルーホール２９のランド表面と内壁とをエッチングすることにより、導体回路２４の全表面に粗化面２４ａ、２９ａを形成した（図３（ａ）参照）。エッチング液として、イミダゾール銅（ＩＩ）錯体１０重量部、グリコール酸７重量部、塩化カリウム５重量部を含むエッチング液（メック社製、メックエッチボンド）を使用した。

【０１０１】（６）次に、上記Ａ－１で作製した基板より少し大きめの層間樹脂絶縁層用樹脂フィルムを基板上に載置し、圧力０．４ＭＰａ、温度８０℃、圧着時間１０秒の条件で仮圧着して裁断した後、さらに、以下の方法により真空ラミネータ装置を用いて貼り付けることにより層間樹脂絶縁層２２を形成した（図３（ｂ）参照）。すなわち、層間樹脂絶縁層用樹脂フィルムを基板上に、真空度６５Ｐａ、圧力０．４ＭＰａ、温度８０、時間６０秒の条件で本圧着し、その後、１７０℃で３０分間熱硬化させた。

【０１０２】（７）次に、層間樹脂絶縁層２２上に、厚さ１．２ｍｍの貫通孔が形成されたマスクを介して、波長１０．４μｍのCO_2ガスレーザにて、ビーム径４．０ｍｍ、トップハットモード、パルス幅８．０μｓ、マスクの貫通孔の径１．０ｍｍ、１ショットの条件で層間樹脂絶縁層２２に、直径８０μｍのバイアホール用開口２６を形成した（図３（ｃ）参照）。

【０１０３】（８）バイアホール用開口２６を形成した基板を、６０ｇ／ｌの過マンガン酸を含む８０℃の溶液に１０分間浸漬し、層間樹脂絶縁層２２の表面に存在するエポキシ樹脂粒子を溶解除去することにより、バイアホール用開口２６の内壁面を含むその表面に粗化面を形成した（図３（ｄ）参照）。

【０１０４】（９）次に、上記処理を終えた基板を、中和溶液（シプレイ社製）に浸漬してから水洗いした。さらに、粗面化処理（粗化深さ３μｍ）した該基板の表面に、パラジウム触媒を付与することにより、層間樹脂絶縁層２２の表面（バイアホール用開口２６の内壁面を含む）に触媒核を付着させた（図示せず）。即ち、上記基板を塩化パラジウム（$PdCl_2$）と塩化第一スズ（$SnCl_2$）とを含む触媒液中に浸漬し、パラジウム金属を析出させることにより触媒を付与した。

【０１０５】（１０）次に、以下の組成の無電解銅めっき水溶液中に、基板を浸漬し、層間樹脂絶縁層２２の表面（バイアホール用開口２６の内壁面を含む）、および、貫通孔２９の壁面に厚さ０．６～３．０μｍの無電解銅めっき膜３２を形成した（図４（ａ）参照）。

【０１０６】〔無電解めっき水溶液〕

$NiSO_4$	０．００３　ｍｏｌ／ｌ
酒石酸	０．２００　ｍｏｌ／ｌ
硫酸銅	０．０３０　ｍｏｌ／ｌ
ＨＣＨＯ	０．０５０　ｍｏｌ／ｌ
ＮａＯＨ	０．１００　ｍｏｌ／ｌ
α、α′－ビピリジル	１００　ｍｇ／ｌ
ポリエチレングリコール（ＰＥＧ）	０．１０　ｇ／ｌ

〔無電解めっき条件〕

３０℃の液温度で４０分

【０１０７】（１１）次に、無電解銅めっき膜３２が形成された基板に市販の感光性ドライフィルムを張り付け、マスクを載置して、１００ｍＪ／ｃｍ^{2}で露光し、０．８％炭酸ナトリウム水溶液で現像処理することにより、厚さ２０μｍのめっきレジスト２３を設けた（図４（ｂ）参照）。

【０１０８】（１２）ついで、基板を５０℃の水で洗浄して脱脂し、２５℃の水で水洗後、さらに硫酸で洗浄してから、以下の条件で電解めっきを施し、めっきレジスト２３非形成部に、厚さ２０μｍの電解銅めっき膜３３を形成した（図４（ｃ）参照）。

【０１０９】〔電解めっき液〕

硫酸	２．２４　ｍｏｌ／ｌ
硫酸銅	０．２６　ｍｏｌ／ｌ
添加剤	１９．５　ｍｌ／ｌ

（アトテックジャパン社製、カパラシドＧＬ）

〔電解めっき条件〕

電流密度	１　Ａ／ｄｍ^2
時間	６５　分
温度	２２±２　℃

【０１１０】（１３）さらに、めっきレジスト２３を５％ＮａＯＨで剥離除去した後、そのめっきレジスト２３下の無電解めっき膜を硫酸と過酸化水素との混合液でエッチング処理して溶解除去し、無電解銅めっき膜３２と電解銅めっき膜３３とからなる厚さ１８μｍの導体回路２５（バイアホール２７を含む）を形成した（図４（ｄ）参照）。さらに、上記（５）の工程で用いたエッチング液と同様のエッチング液（メックエッチボンド）を用い、導体回路２５（バイアホール２７を含む）表面に粗化面を形成した。

【０１１１】（１４）次に、ジエチレングリコールジメチルエーテル（ＤＭＤＧ）に６０重量％の濃度になるように溶解させた、クレゾールノボラック型エポキシ樹脂（日本化薬社製）のエポキシ基５０％をアクリル化した感光性付与のオリゴマー（分子量：４０００）４６．６７重量部、メチルエチルケトンに溶解させた８０重量％のビスフェノールＡ型エポキシ樹脂（油化シェル社製、

商品名：エピコート１００１）１５．０重量部、イミダゾール硬化剤（四国化成社製、商品名：２Ｅ４ＭＺ－ＣＮ）１．６重量部、感光性モノマーである２官能アクリルモノマー（日本化薬社製、商品名：Ｒ６０４）４．５重量部、同じく多価アクリルモノマー（共栄化学社製、商品名：ＤＰＥ６Ａ）１．５重量部、分散系消泡剤（サンノプコ社製、Ｓ－６５）０．７１重量部を容器にとり、撹拌、混合して混合組成物を調製し、この混合組成物に対して光重合開始剤としてベンゾフェノン（関東化学社製）２．０重量部、光増感剤としてのミヒラーケトン（関東化学社製）０．２重量部、を加えることにより、粘度を２５℃で２．０Ｐａ・ｓに調整したソルダーレジスト組成物を得た。なお、粘度測定は、Ｂ型粘度計（東京計器社製、ＤＶＬ－Ｂ型）で６０ｍｉｎ$^{-1}$（ｒｐｍ）の場合はローターＮｏ．４、６ｍｉｎ$^{-1}$（ｒｐｍ）の場合はローターＮｏ．３によった。

【０１１２】（１５）次に、層間樹脂絶縁層２２と導体回路２５（バイアホール２７を含む）とを形成した基板の両面に、上記ソルダーレジスト組成物を３０μｍの厚さで塗布し、７０℃で２０分間、７０℃で３０分間の条件で乾燥処理を行い、ソルダーレジスト組成物の層３４′を形成した（図５（ａ）参照）。

【０１１３】（１６）次いで、半田バンプ形成用開口と光学素子（受光素子および発光素子）用開口のパターンが描画された厚さ５ｍｍのフォトマスクをソルダーレジスト層に密着させて１０００ｍＪ／ｃｍ^{2}の紫外線で露光し、ＤＭＴＧ溶液で現像処理し、２００μｍの直径の開口を形成した。そして、さらに、８０℃で１時間、１００℃で１時間、１２０℃で１時間、１５０℃で３時間の条件でそれぞれ加熱処理を行ってソルダーレジスト層を硬化させ、半田バンプ形成用開口３５と光学素子用開口３１とを有し、その厚さが２０μｍのソルダーレジスト層３４を形成した（図５（ｂ）参照）。なお、上記ソルダーレジスト組成物としては、市販のソルダーレジスト組成物を使用することもできる。

【０１１４】（１７）次に、ソルダーレジスト層３４を形成した基板を、塩化ニッケル（２．３×１０$^{-1}$ｍｏｌ／ｌ）、次亜リン酸ナトリウム（２．８×１０$^{-1}$ｍｏｌ／ｌ）、クエン酸ナトリウム（１．６×１０$^{-1}$ｍｏｌ／ｌ）を含むｐＨ＝４．５の無電解ニッケルめっき液に２０分間浸漬して、半田バンプ形成用開口３５と光学素子用開口３１に厚さ５μｍのニッケルめっき層を形成した。さらに、その基板をシアン化金カリウム（７．６×１０$^{-3}$ｍｏｌ／ｌ）、塩化アンモニウム（１．９×１０$^{-1}$ｍｏｌ／ｌ）、クエン酸ナトリウム（１．２×１０$^{-1}$ｍｏｌ／ｌ）、次亜リン酸ナトリウム（１．７×１０$^{-1}$ｍｏｌ／ｌ）を含む無電解金めっき液に８０℃の条件で７．５分間浸漬して、ニッケルめっき層上に、厚さ０．０３μｍの金めっき層を形成し、半田パッド３６とした。

【０１１５】（１８）次に、ソルダーレジスト層３４に形成した半田バンプ形成用開口３５と光学素子用開口３１に半田ペーストを印刷し、さらに、光学素子用開口３１に印刷した半田ペーストに、受光素子３８および発光素子３９の受光部３８ａおよび発光部３９ａの位置合わせを行いながら取り付け、２００℃でリフローすることにより、受光素子３８および発光素子３９を実装するとともに、半田バンプ形成用開口３５に半田バンプ３７を形成し、ＩＣチップ実装用基板とした。なお、受光素子３８としては、ＩｎＧａＡｓからなるものを用い、発光素子３９としては、ＩｎＧａＡｓＰからなるものを用いた（図５（ｃ）参照）。

【０１１６】Ｂ．多層プリント配線板の作製

Ｂ－１．層間樹脂絶縁層用樹脂フィルムの作製

Ａ－１で用いた方法と同様の方法を用いて層間樹脂絶縁層用樹脂フィルムを作製した。

Ｂ－２．貫通孔充填用樹脂組成物の調製

Ａ－２で用いた方法と同様の方法を用いて貫通孔充填用樹脂組成物を作製した。

【０１１７】Ｂ－３．多層プリント配線板の製造

（１）厚さ０．６ｍｍのガラスエポキシ樹脂またはＢＴ樹脂からなる絶縁性基板１の両面に１８μｍの銅箔８がラミネートされている銅張積層板を出発材料とした（図６（ａ）参照）。まず、この銅張積層板をドリル削孔し、無電解めっき処理を施し、パターン状にエッチングすることにより、基板１の両面に導体回路４とスルーホール９とを形成した。

【０１１８】（２）スルーホール２９と導体回路２４とを形成した基板を水洗いし、乾燥した後、エッチング液（メック社製、メックエッチボンド）をスプレイで吹き付け、スルーホール９を含む導体回路４の表面に粗化面４ａ、９ａを形成した（図６（ｂ）参照）。

【０１１９】（３）上記Ｂ－２に記載した樹脂充填材を調製した後、下記の方法により調製後２４時間以内に、スルーホール９内および基板１の片面の導体回路非形成部と導体回路４の外縁部とに樹脂充填材１０′の層を形成した。すなわち、まず、スキージを用いてスルーホール内に樹脂充填材を押し込んだ後、１００℃、２０分の条件で乾燥させた。次に、導体回路非形成部に相当する部分が開口したマスクを基板上に載置し、スキージを用いて凹部となっている導体回路非形成部にも樹脂充填材を充填し、１００℃、２０分の条件で乾燥させることにより樹脂充填材１０′の層を形成した（図６（ｃ）参照）。

【０１２０】（４）上記（３）の処理を終えた基板の片面を、＃６００のベルト研磨紙（三共理化学社製）を用いたベルトサンダー研磨により、導体回路４の表面やスルーホール９のランド表面に樹脂充填材１０′が残らないように研磨し、次いで、上記ベルトサンダー研磨による傷を取り除くためのバフ研磨を行った。このような一

連の研磨を基板の他方の面についても同様に行った。次いで、１００℃で１時間、１２０℃で３時間、１５０℃で１時間、１８０℃で７時間の加熱処理を行って樹脂充填材層１０を形成した。

【０１２１】このようにして、スルーホール９や導体回路非形成部に形成された樹脂充填材１０の表層部および導体回路４の表面を平坦化し、樹脂充填材１０と導体回路４の側面４ａとが粗化面を介して強固に密着し、また、スルーホール９の内壁面９ａと樹脂充填材１０とが粗化面を介して強固に密着した絶縁性基板を得た（図６（ｄ）参照）。この工程により、樹脂充填材層１０の表面と導体回路４の表面とが同一平面となる。

【０１２２】（５）上記基板を水洗、酸性脱脂した後、ソフトエッチングし、次いで、エッチング液を基板の両面にスプレイで吹き付けて、導体回路４の表面とスルーホール９のランド表面と内壁とをエッチングすることにより、導体回路４の全表面に粗化面４ａ、９ａを形成した（図７（ａ）参照）。なお、エッチング液としては、メック社製、メックエッチボンドを使用した。

【０１２３】（６）次に、上記Ｂ－１で作製した基板より少し大きめの層間樹脂絶縁層用樹脂フィルムを基板上に載置し、圧力０．４ＭＰａ、温度８０℃、圧着時間１０秒の条件で仮圧着して裁断した後、さらに、以下の方法により真空ラミネータ装置を用いて貼り付けることにより層間樹脂絶縁層２を形成した（図７（ｂ）参照）。すなわち、層間樹脂絶縁層用樹脂フィルムを基板上に、真空度６５Ｐａ、圧力０．４ＭＰａ、温度８０、時間６０秒の条件で本圧着し、その後、１７０℃で３０分間熱硬化させた。

【０１２４】（７）次に、層間樹脂絶縁層２上に、厚さ１．２ｍｍの貫通孔が形成されたマスクを介して、波長１０．４μｍのＣＯ２ガスレーザにて、ビーム径４．０ｍｍ、トップハットモード、パルス幅８．０μ秒、マスクの貫通孔の径１．０ｍｍ、１ショットの条件で層間樹脂絶縁層２に、直径８０μｍのバイアホール用開口６を形成した（図７（ｃ）参照）。

【０１２５】（８）次に、日本真空技術社製、ＳＶ－４５４０を用いてプラズマ処理を行い、層間樹脂絶縁層２の表面を粗化した（図７（ｄ）参照）。ここでは、不活性ガスとしてアルゴンガスを使用し、電力２００Ｗ、ガス圧０．６Ｐａ、温度７０℃の条件で２分間プラズマ処理を行った。次に、同じ装置を用い、内部のアルゴンガスを交換した後、ＳＶ－４５４０を用い、Ｎｉをターゲットにしたスパッタリングを、気圧０．６Ｐａ、温度８０℃、電力２００Ｗ、時間５分間の条件で行い、Ｎｉからなる金属層を層間樹脂絶縁層２の表面に形成した。なおＮｉ層の厚さは０．１μｍである。

【０１２６】（９）次に、以下の組成の無電解銅めっき水溶液中に、Ｎｉ層を形成した基板を浸漬し、Ｎｉ層上に厚さ０．６～３．０μｍの無電解銅めっき膜を形成した（図８（ａ）参照）。なお、図８においては、Ｎｉ層と無電解銅めっき膜とからなる層を薄膜導体層１２と示している。

〔無電解めっき水溶液〕

$NiSO_4$	０．００３　ｍｏｌ／ｌ
酒石酸	０．２００　ｍｏｌ／ｌ
硫酸銅	０．０３０　ｍｏｌ／ｌ
ＨＣＨＯ	０．０５０　ｍｏｌ／ｌ
ＮａＯＨ	０．１００　ｍｏｌ／ｌ
α、α′－ビピリジル	１００　ｍｇ／ｌ
ポリエチレングリコール（ＰＥＧ）	０．１０　ｇ／ｌ

〔無電解めっき条件〕

３０℃の液温度で４０分

【０１２７】（１０）次に、薄膜導体層１２が形成された基板に市販の感光性ドライフィルムを張り付け、マスクを載置して、１００ｍＪ／ｃｍ２で露光し、０．８％炭酸ナトリウム水溶液で現像処理することにより、厚さ２０μｍのめっきレジスト３を設けた（図８（ｂ）参照）。

【０１２８】（１１）ついで、基板を５０℃の水で洗浄して脱脂し、２５℃の水で水洗後、さらに硫酸で洗浄してから、以下の条件で電解めっきを施し、めっきレジスト３非形成部に、厚さ２０μｍの電解銅めっき膜３を形成した（図８（ｃ）参照）。

〔電解めっき液〕

硫酸	２．２４　ｍｏｌ／ｌ
硫酸銅	０．２６　ｍｏｌ／ｌ
添加剤	１９．５　ｍｌ／ｌ

（アトテックジャパン社製、カパラシドＧＬ）

〔電解めっき条件〕

電流密度	１　Ａ／ｄｍ２
時間	６５　分
温度	２２±２　℃

【０１２９】（１２）さらに、めっきレジスト２３を５％ＮａＯＨで剥離除去した後、そのめっきレジスト３下の薄膜導体層を硝酸、硫酸および過酸化水素との混合液でエッチング処理して溶解除去し、薄膜導体層１２と電解銅めっき膜１３とからなる厚さ１８μｍの導体回路５（バイアホール７を含む）を形成した（図８（ｄ）参照）。

【０１３０】（１３）次に、上記（５）～（１２）の工程の工程を繰り返すことにより、上層の層間樹脂絶縁層と導体回路とを積層形成した（図９（ａ）～図１０（ａ）参照）。さらに、上記（５）の工程で用いた方法と同様の方法を用いて最外層の導体回路に粗化面を形成した。

【０１３１】（１４）次に、最外層の層間樹脂絶縁層２の表面の所定の位置に、以下の方法を用いて光路変換ミラー１９を有する光導波路１８を形成した（図１０

（ｂ）参照）。すなわち、予め、その一端に先端がＶ形９０°のダイヤモンドソーを用いて４５°光路変換ミラー１９を形成しておいたＰＭＭＡからなるフィルム状の光導波路（マイクロパーツ社製：幅１ｍｍ、厚さ２０μｍ）を、光変換ミラー非形成側のその他端の側面と層間樹脂絶縁層の側面とが揃うように貼り付けた。なお光導波路の貼り付けは、該光導波路の層間樹脂絶縁層との接着面に熱硬化性樹脂からなる接着剤を厚さ１０μｍに塗布しておき、圧着後、６０℃で１時間硬化させることにより行った。なお、本実施例では、６０℃／１時間の条件で硬化を行ったが、場合によってはステップ硬化をおこなってもよい。貼り付け時に光導波路により応力が発生しにくいからである。

【０１３２】（１５）次に、ジエチレングリコールジメチルエーテル（ＤＭＤＧ）に６０重量％の濃度になるように溶解させた、クレゾールノボラック型エポキシ樹脂（日本化薬社製）のエポキシ基５０％をアクリル化した感光性付与のオリゴマー（分子量：４０００）４６．６７重量部、メチルエチルケトンに溶解させた８０重量％のビスフェノールＡ型エポキシ樹脂（油化シェル社製、商品名：エピコート１００１）１５．０重量部、イミダゾール硬化剤（四国化成社製、商品名：２Ｅ４ＭＺ－ＣＮ）１．６重量部、感光性モノマーである２官能アクリルモノマー（日本化薬社製、商品名：Ｒ６０４）３．０重量部、同じく多価アクリルモノマー（共栄化学社製、商品名：ＤＰＥ６Ａ）１．５重量部、分散系消泡剤（サンノプコ社製、Ｓ－６５）０．７１重量部を容器にとり、撹拌、混合して混合組成物を調製し、この混合組成物に対して光重合開始剤としてベンゾフェノン（関東化学社製）２．０重量部、光増感剤としてのミヒラーケトン（関東化学社製）０．２重量部、を加えることにより、粘度を２５℃で２．０Ｐａ・ｓに調整したソルダーレジスト組成物を調製し、さらに、光導波路１８を形成した基板の両面に、上記ソルダーレジスト組成物を３５μｍの厚さで塗布し、７０℃で２０分間、７０℃で３０分間の条件で乾燥処理を行い、ソルダーレジ組成物の層１４′を形成した（図１０（ｃ）参照）。

【０１３３】（１６）次いで、基板の片面に、半田バンプ形成用開口と光路用開口とのパターンが描画された厚さ５ｍｍのフォトマスクをソルダーレジスト層に密着させて１０００ｍＪ／ｃｍ^{2}の紫外線で露光し、ＤＭＴＧ溶液で現像処理し、２００μｍの直径の開口を形成した。そして、さらに、８０℃で１時間、１００℃で１時間、１２０℃で１時間、１５０℃で３時間の条件でそれぞれ加熱処理を行ってソルダーレジスト層を硬化させ、半田バンプ形成用開口１５と光学素子用開口１１とを有し、その厚さが２０μｍのソルダーレジスト層１４を形成した（図１１（ａ）参照）。

【０１３４】（１７）次に、ソルダーレジスト層１４を形成した基板を、塩化ニッケル（２．３×１０$^{-1}$ｍｏｌ／ｌ）、次亜リン酸ナトリウム（２．８×１０$^{-1}$ｍｏｌ／ｌ）、クエン酸ナトリウム（１．６×１０$^{-1}$ｍｏｌ／ｌ）を含むｐＨ＝４．５の無電解ニッケルめっき液に２０分間浸漬して、半田バンプ形成用開口１５に厚さ５μｍのニッケルめっき層を形成した。さらに、その基板をシアン化金カリウム（７．６×１０$^{-3}$ｍｏｌ／ｌ）、塩化アンモニウム（１．９×１０$^{-1}$ｍｏｌ／ｌ）、クエン酸ナトリウム（１．２×１０$^{-1}$ｍｏｌ／ｌ）、次亜リン酸ナトリウム（１．７×１０$^{-1}$ｍｏｌ／ｌ）を含む無電解金めっき液に８０℃の条件で７．５分間浸漬して、ニッケルめっき層上に、厚さ０．０３μｍの金めっき層を形成し、半田パッド１６とした。

【０１３５】（１８）次に、ソルダーレジスト層１４に形成した半田バンプ形成用開口１５に半田ペーストを印刷し、２００℃でリフローすることにより半田バンプ形成用開口１５に半田バンプ１７を形成し、多層プリント配線板とした（図１１（ｂ）参照）。

【０１３６】Ｃ．ＩＣ実装光通信用デバイスの製造

まず、上記Ａの工程を経て製造したＩＣチップ実装用基板に、ＩＣチップを実装し、その後、樹脂封止を行い、ＩＣ実装基板を得た。次に、このＩＣチップ実装基板と上記Ｂの工程を経て製造した多層プリント配線板とを所定の位置に対向配置させ、２００℃でリフローすることにより両基板の半田バンプ同士を接続して半田接続部を形成し、ＩＣ実装光通信用デバイスを製造した（図１参照）。

【０１３７】このようにして得られたＩＣ実装光通信用デバイスについて、受光素子に対向する光導波路の多層プリント配線板からの露出面に光ファイバを取り付け、受光素子に対向する光導波路の多層プリント配線板からの露出面に検出器を取り付けた後、光ファイバを介して光信号を送り、ＩＣチップで演算させた後、検出器で光信号を検出したところ、所望の光信号を検出することができ、本実施例で製造したＩＣ実装光通信用デバイスが、光通信用デバイスとして充分満足できる性能を有していることが明らかとなった。

【０１３８】

【発明の効果】本発明の光通信用デバイスは、上記したように、所定の位置に受光素子および発光素子が実装されたＩＣチップ実装用基板と、所定の位置に光導波路が形成された多層プリント配線板とから構成されているため、実装した光学部品間の接続損失が低く、光通信用デバイスとして接続信頼性に優れる。

【図面の簡単な説明】

【図１】本発明の光通信用デバイスの一実施形態を模式的に示す断面図である。

【図２】本発明の光通信用デバイスを構成するＩＣチップ実装用基板を製造する工程の一部を模式的に示す断面図である。

【図３】本発明の光通信用デバイスを構成するＩＣチッ

プ実装用基板を製造する工程の一部を模式的に示す断面図である。

【図４】本発明の光通信用デバイスを構成するＩＣチップ実装用基板を製造する工程の一部を模式的に示す断面図である。

【図５】本発明の光通信用デバイスを構成するＩＣチップ実装用基板を製造する工程の一部を模式的に示す断面図である。

【図６】本発明の光通信用デバイスを構成する多層プリント配線板を製造する工程の一部を模式的に示す断面図である。

【図７】本発明の光通信用デバイスを構成する多層プリント配線板を製造する工程の一部を模式的に示す断面図である。

【図８】本発明の光通信用デバイスを構成する多層プリント配線板を製造する工程の一部を模式的に示す断面図である。

【図９】本発明の光通信用デバイスを構成する多層プリント配線板を製造する工程の一部を模式的に示す断面図である。

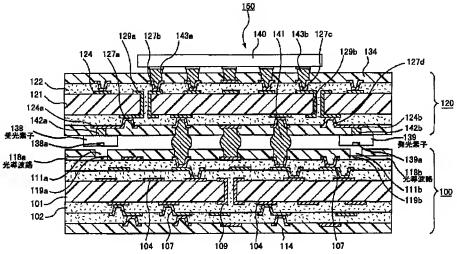
【図１０】本発明の光通信用デバイスを構成する多層プリント配線板を製造する工程の一部を模式的に示す断面図である。

【図１１】本発明の光通信用デバイスを構成する多層プリント配線板を製造する工程の一部を模式的に示す断面図である。

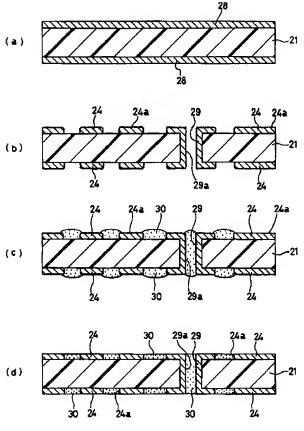
【符号の説明】

１００　多層プリント配線板
１０１　基板
１０２　層間樹脂絶縁層
１０４　導体回路
１０７　バイアホール
１０９　スルーホール
１１１　光路用開口
１１４　ソルダーレジスト層
１１８　光導波路
１１９　光変換用ミラー
１２０　ＩＣチップ実装用基板
１２１　基板
１２２　層間樹脂絶縁層
１２４　導体回路
１２７　バイアホール
１２９　スルーホール
１３１　光学素子用開口
１３４　ソルダーレジスト層
１３８　受光素子
１３９　発光素子
１４０　ＩＣチップ
１４１、１４３　半田接続部
１４２　導電層
１５０　光通信用デバイス

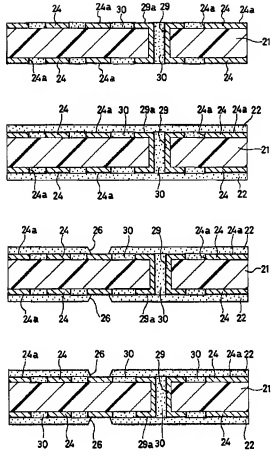
【図１】



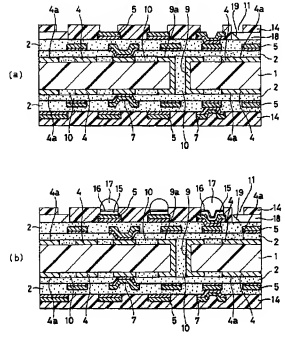
【図２】


(a)
(b)
(c)
(d)
21
28
24
24a
29
29a
30

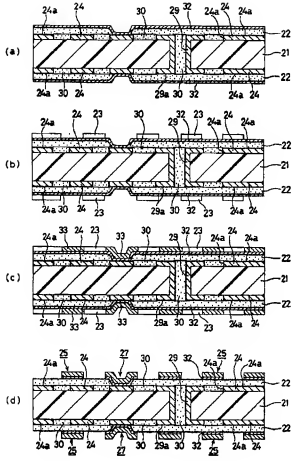
【図３】


(a)
(b)
(c)
(d)
21
22
24
24a
26
29
29a
30

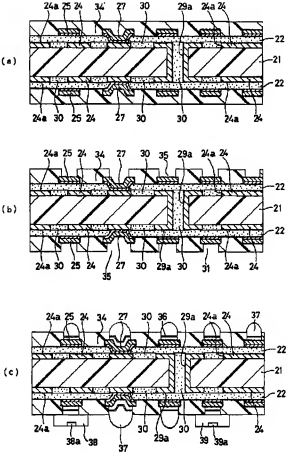
【図１１】


(a)
(b)
1
2
4
4a
5
7
9a
10
11
14
15
16
17
18
19

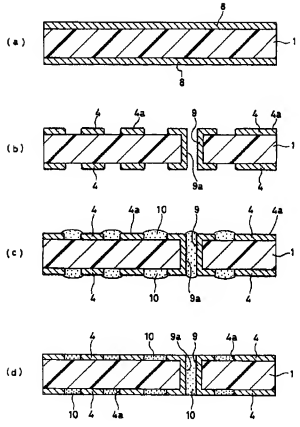
【図４】


(a)
(b)
(c)
(d)
22
21
24a
24
30
29
32
23
33
34
25
27
29a

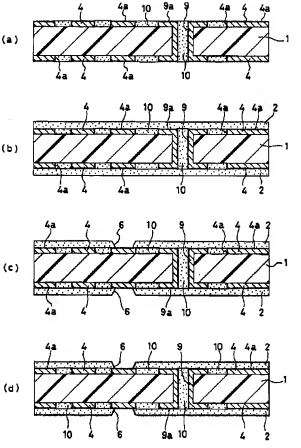
【図５】


(a)
(b)
(c)
22
21
24a
25
24
34
27
30
29a
35
36
37
38a
38
39
39a
31

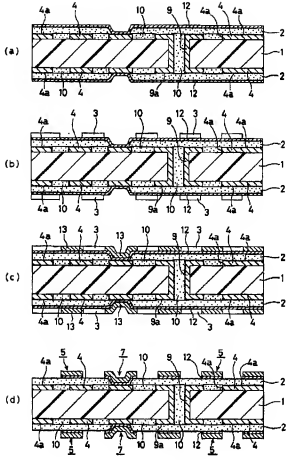
【図６】



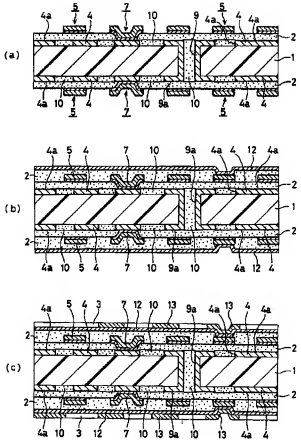
【図７】



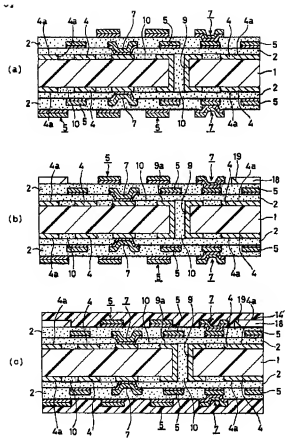
【図８】



【図９】



【図１０】



フロントページの続き

(51)Int.Cl.⁷	識別記号	Ｆ Ｉ	ﾃｰﾏｺｰﾄﾞ（参考）
Ｈ０５Ｋ　3/46		Ｇ０２Ｂ　6/12	Ｂ

Ｆターム(参考)　2H047 KA03 KB09 LA09 MA05 MA07
5E336 AA04 AA16 BB03 CC31 CC57
EE01 GG25
5E338 AA03 BB75 CC10 CD32
5E344 AA01 AA22 BB02 BB06 DD02
EE06 EE23
5E346 AA12 AA15 AA22 AA32 AA43
AA51 BB20 FF45 HH01 HH11